



半导体物理与器件

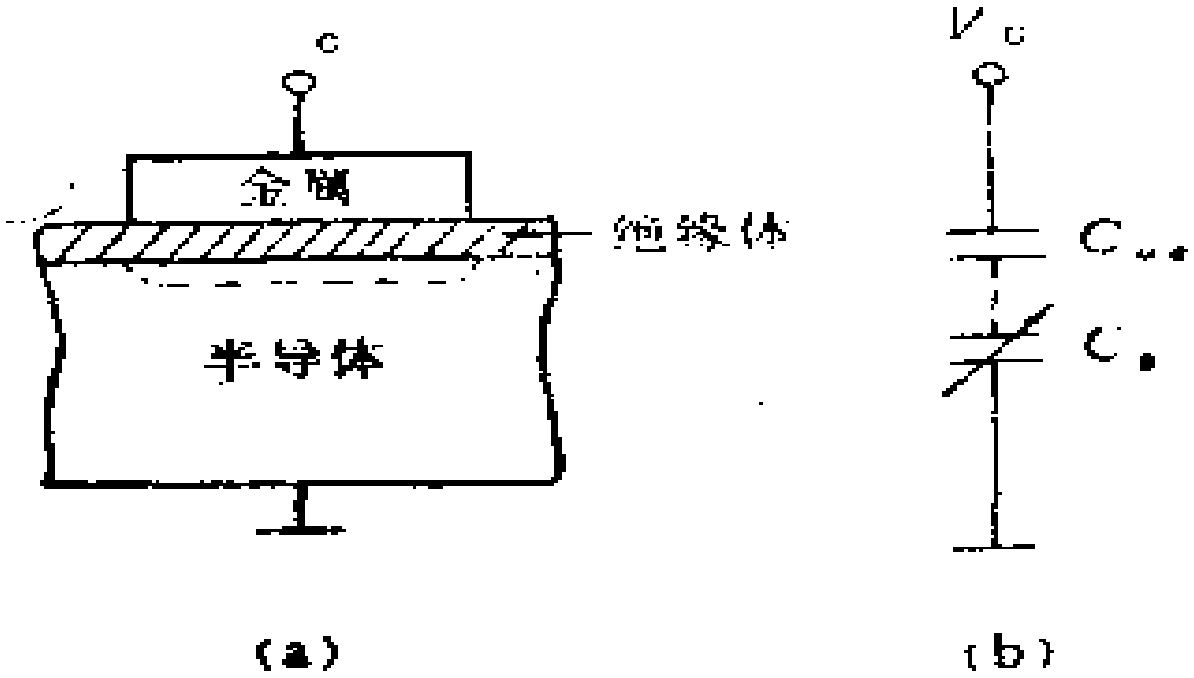
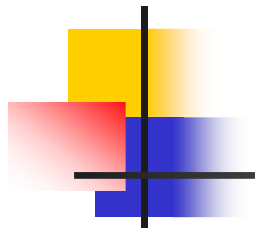
西安电子科技大学 XIDIDIAN UNIVERSITY
V1.0 © 2007 韩孝勇 Han XiaoYong
xyhan5151@yahoo.com.cn www.dianzichan.com

第11章 MOSFET基础
1.2 C-V特性 1.3MOS管原理



11.2节内容

- 理想情况CV特性
- 频率特性
- 氧化层电荷及界面态的影响
- 实例



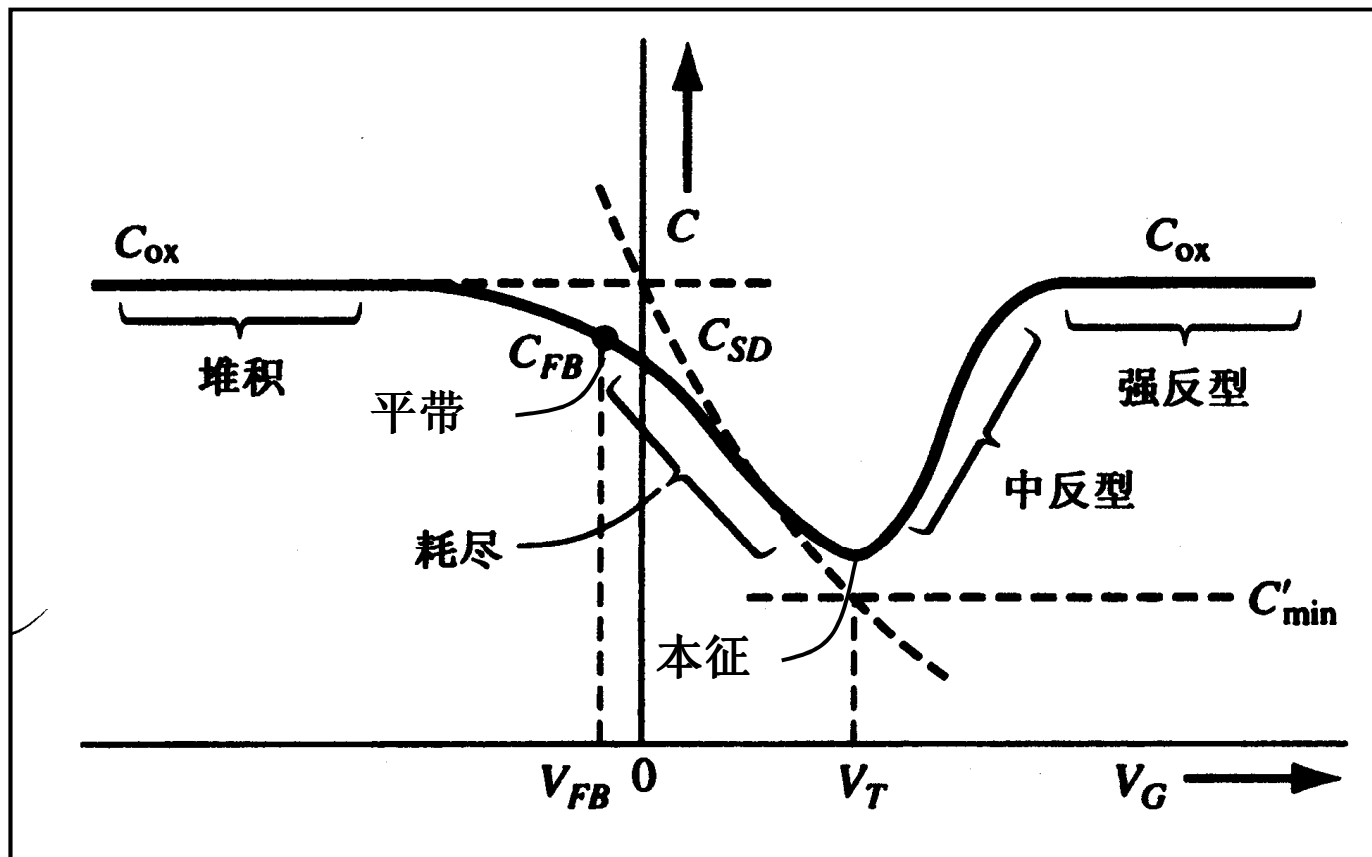
1.8.1 (a) MOS结构示意图 (b) 等效电路

1.2 C-V特性

什么是C-V特性?

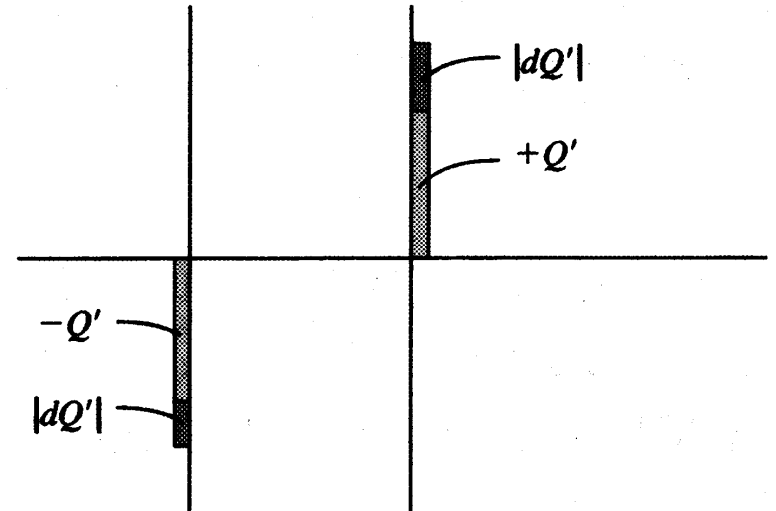
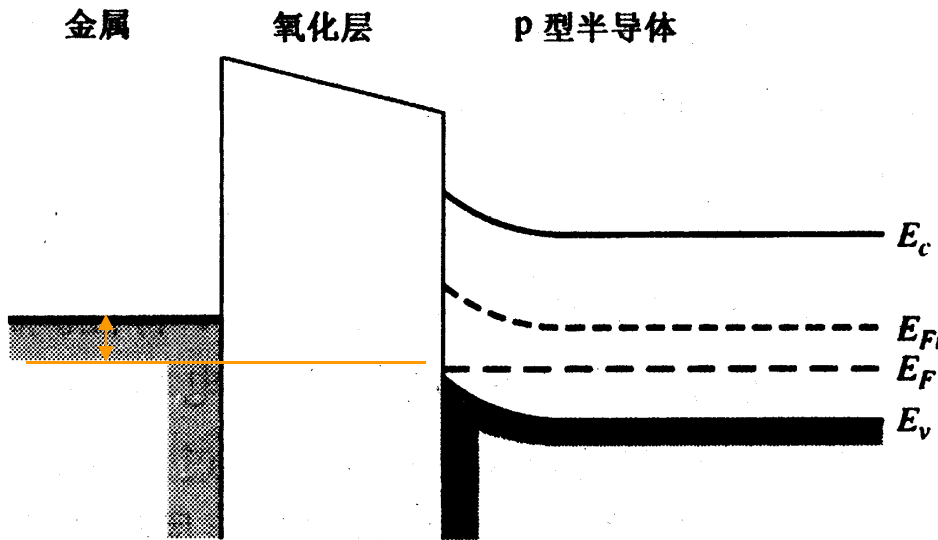
$$C = \frac{dQ}{dV} = f(V)$$

电容-电压特性



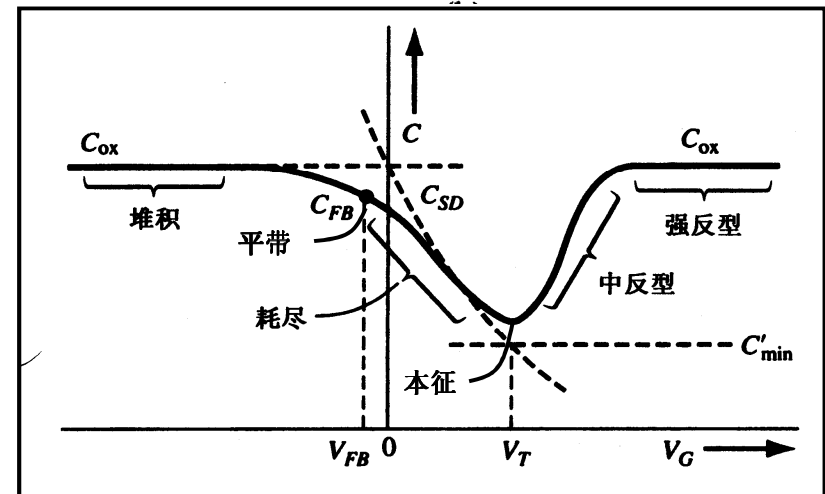
1.2 C-V特性

堆积状态



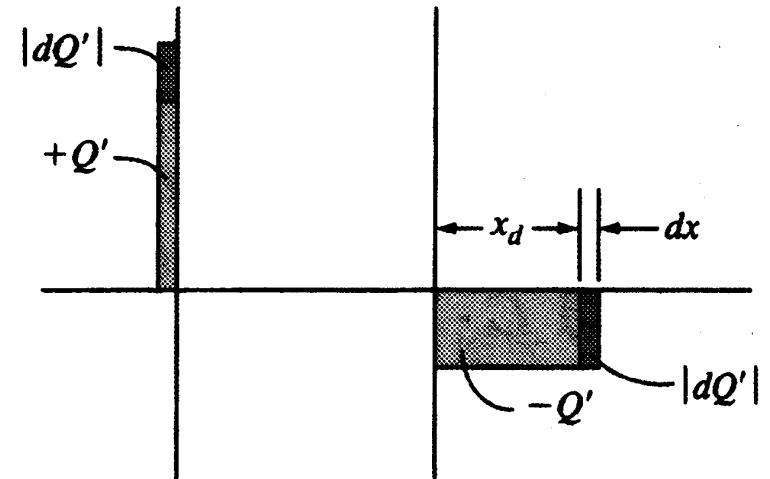
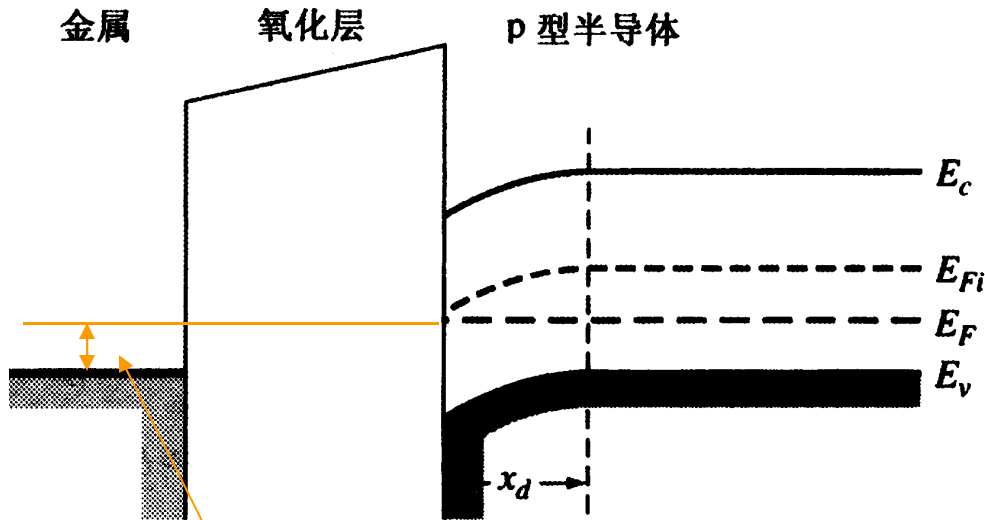
加负栅压，堆积层电荷能够跟得上栅压的变化，
相当于栅介质平板电容

$$C'(\text{acc}) = C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$



1.2 C-V特性

耗尽状态

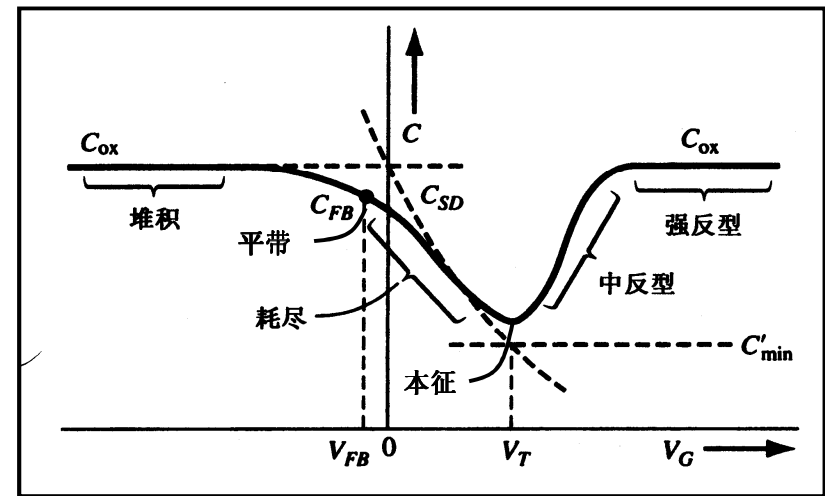


C'相当与Cox与Csd'串联

加小的正栅压，表面耗尽层电荷随栅压的变化而变化，出现耗尽层电容

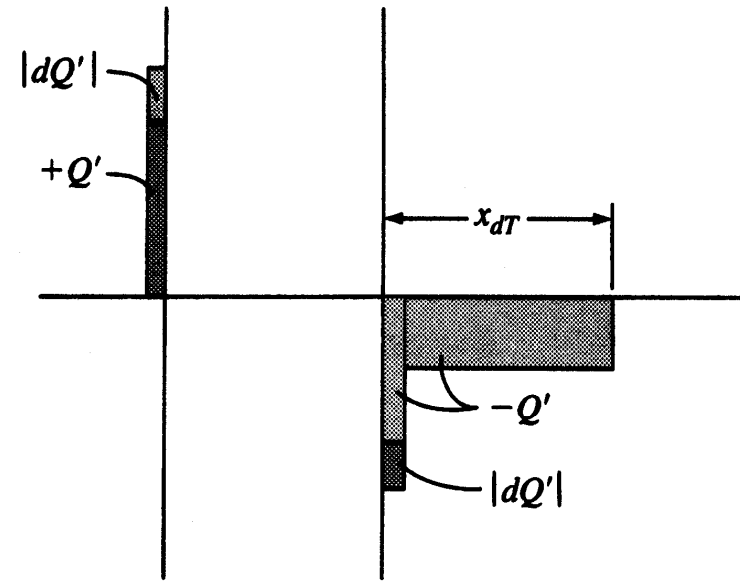
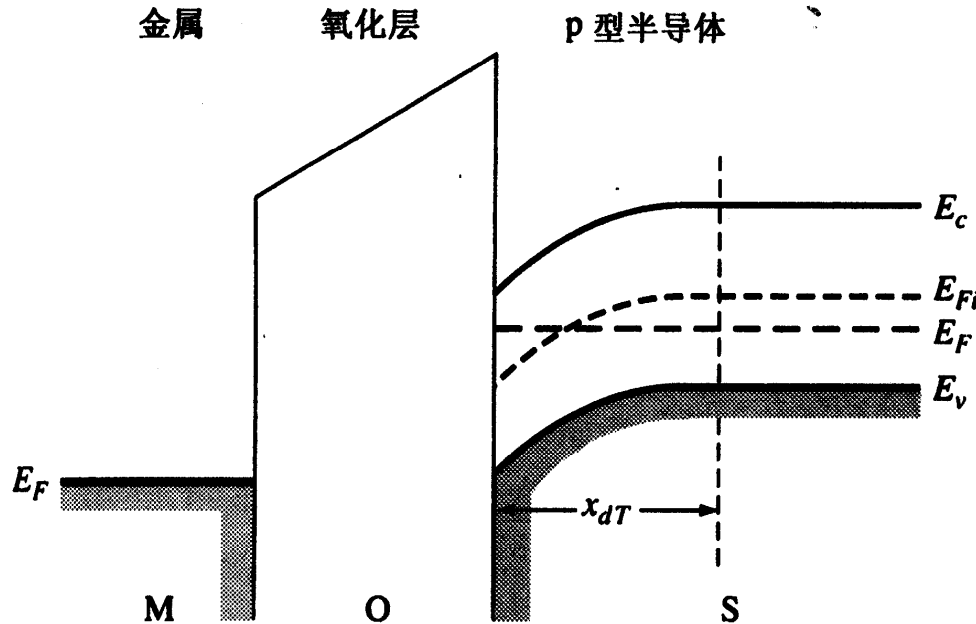
$$C'(del) = \frac{C_{ox} C_{SD}'}{C_{ox} + C_{SD}'} = \frac{\epsilon_{ox}}{t_{ox} + \frac{\epsilon_{ox}}{\epsilon_s} x_d}$$

$$V_G \uparrow \Rightarrow x_d \uparrow \Rightarrow C'(dep) \downarrow$$



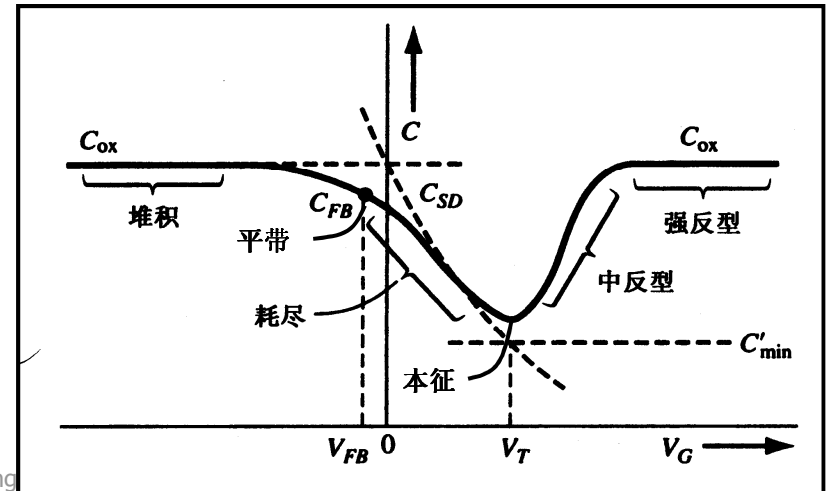
1.2 C-V特性

强反型状态(低频)



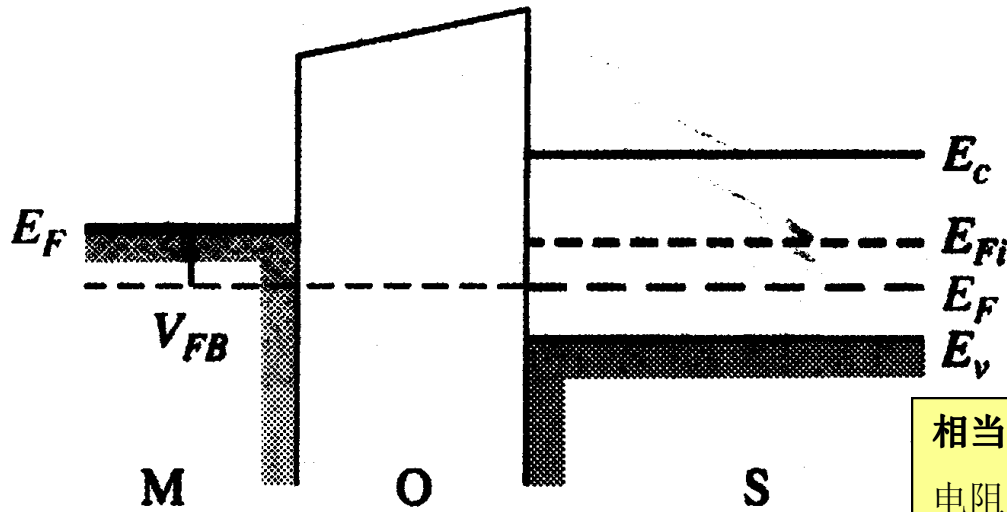
加大的正栅压且栅压变化较慢，反型层电荷跟不上栅压的变化

$$C'(\text{inv}) = C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$$



1.2 C-V特性

平带状态

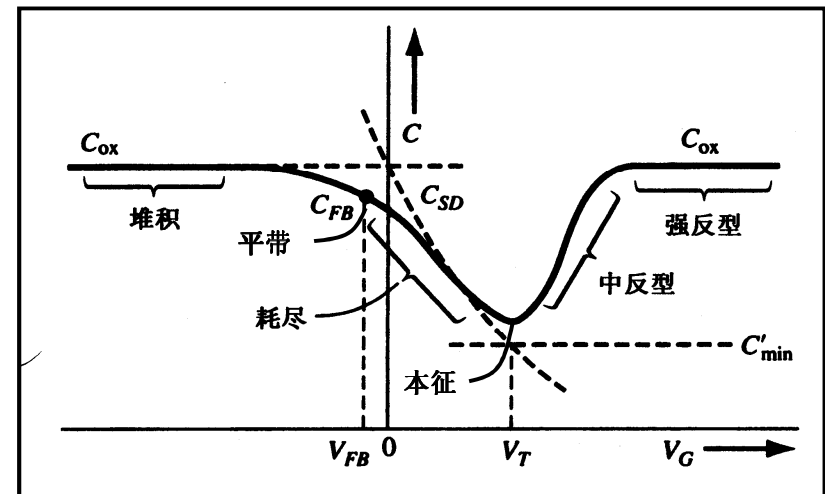


相当金属电容与半导体电容串联
电阻越串越大，电容越串越小

所加负栅压正好等于平带电压 V_{FB} ，使半导体表面能带无弯曲

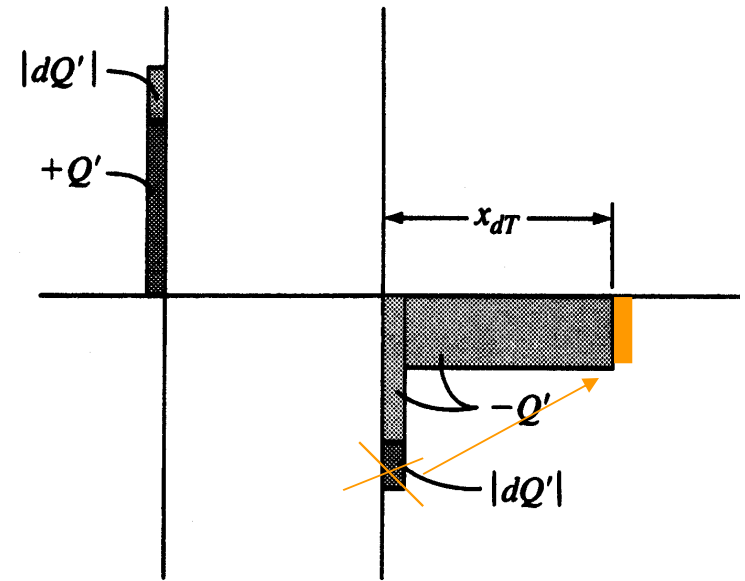
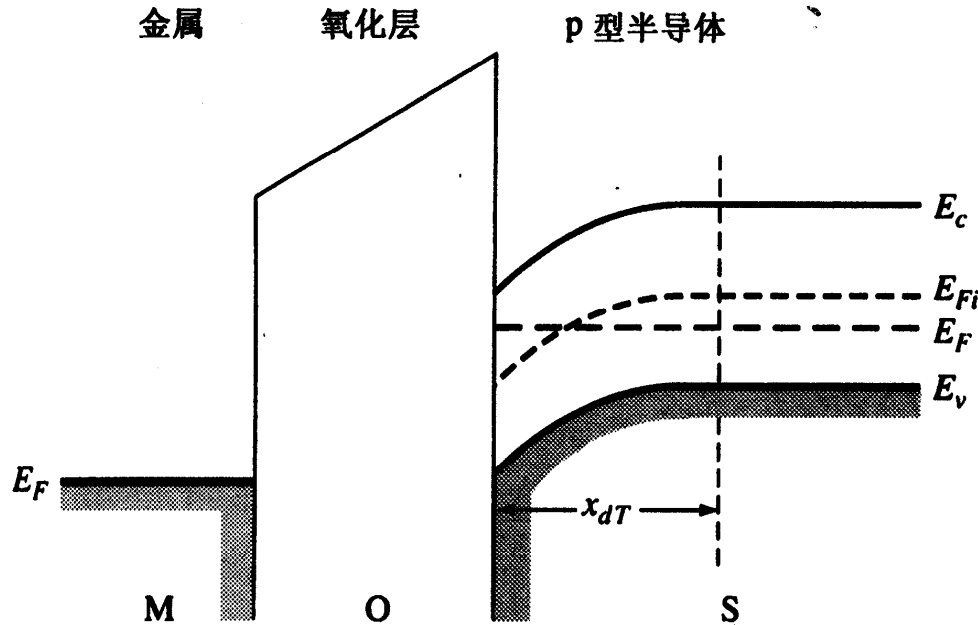
$$C'_{FB} = \frac{\epsilon_{ox}}{t_{ox} + \frac{\epsilon_{ox}}{t_{ox}} \sqrt{\frac{kT}{e} \frac{\epsilon_s}{eN_a}}}$$

德拜长度 L_D



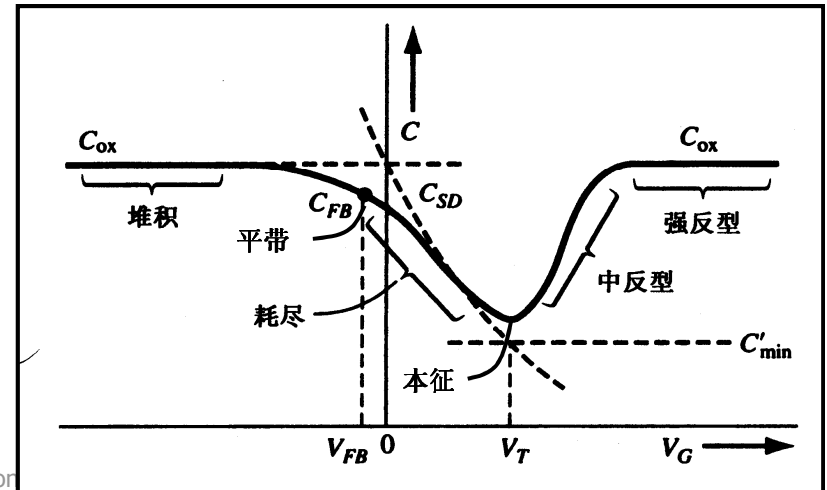
1.2 C-V特性

反型状态(高频)



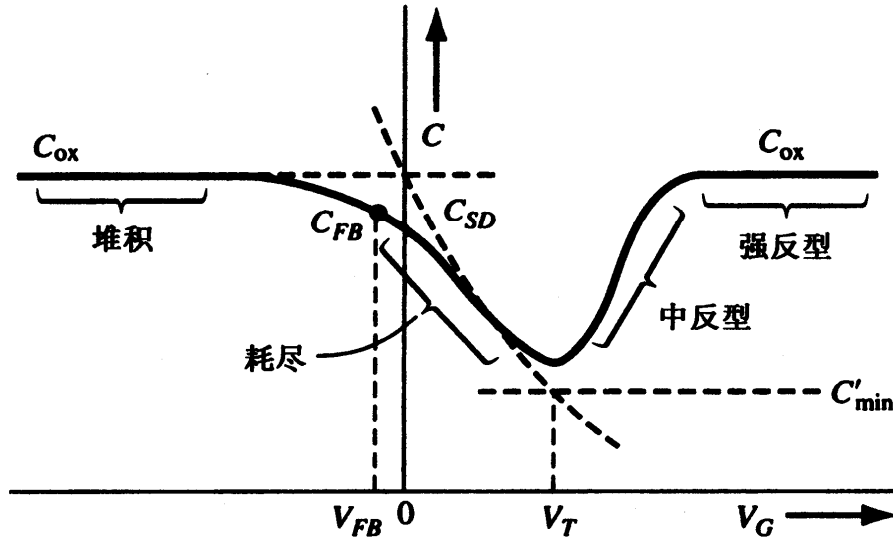
加较大的正栅压，使反型层电荷出现，但栅压变化较快，反型层电荷跟不上栅压的变化，只有耗尽层电容对C有贡献。此时，耗尽层宽度乃至耗尽层电容基本不随栅压变化而变化。

$$C'(inv) = C'(dep)_{min} = \frac{\epsilon_{ox}}{t_{ox} + \frac{\epsilon_{ox}}{t_{ox}} x_{dT}}$$



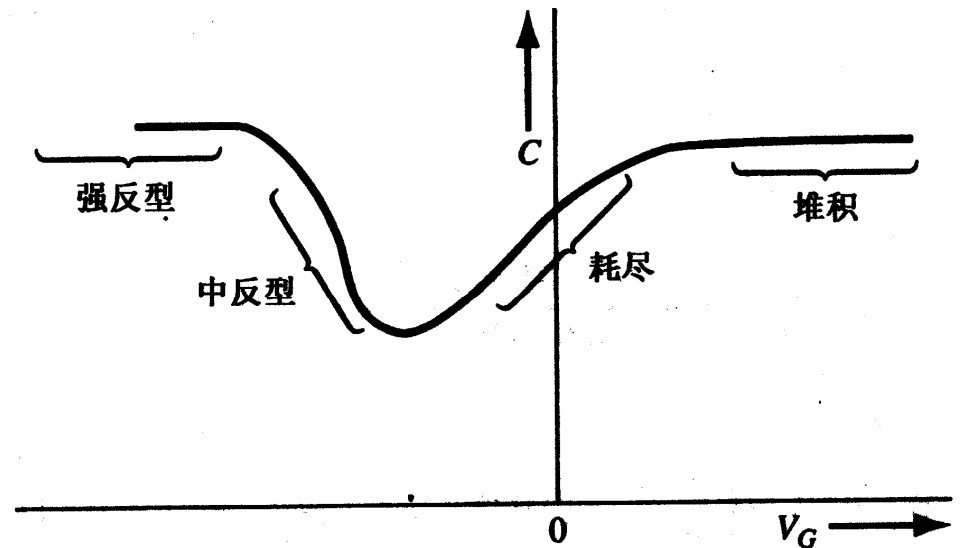
1.2 C-V特性

n型与p型的比较



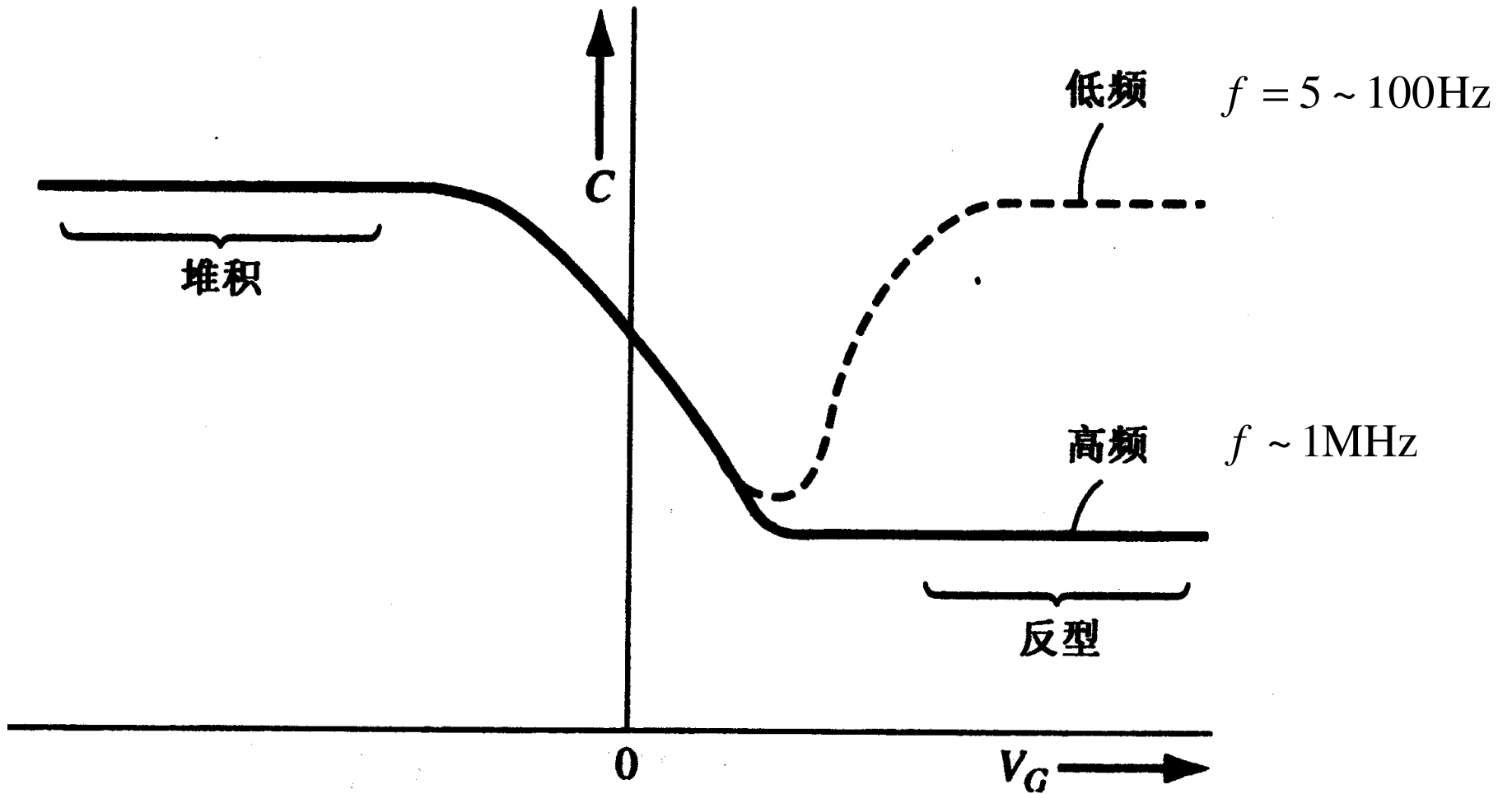
⇐ p型衬底MOS结构

n型衬底MOS结构 ⇨



1.2 C-V特性

栅压频率的影响





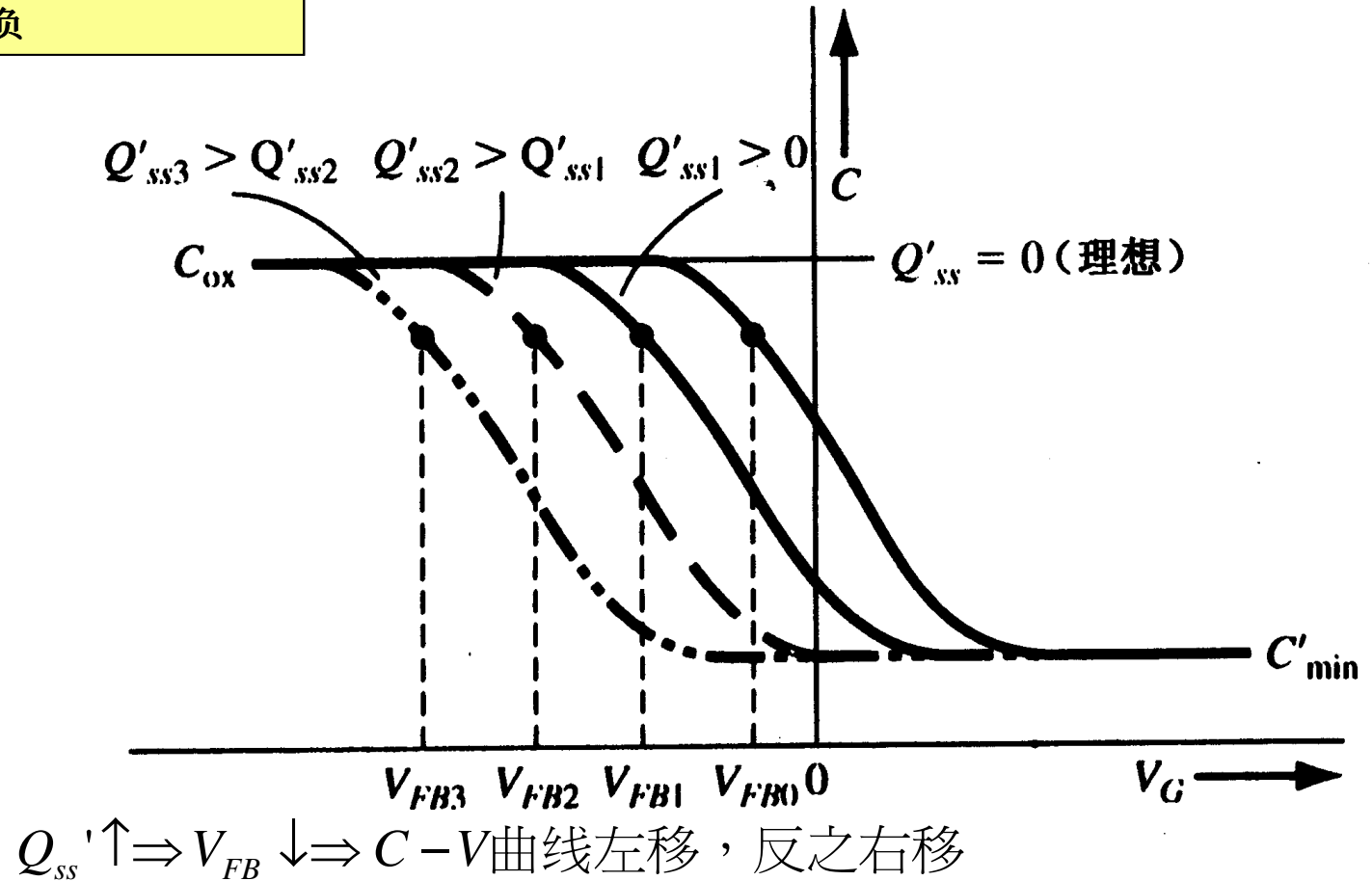
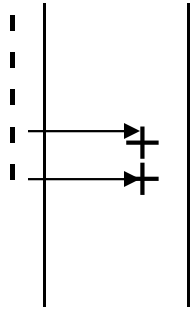
小节内容

- 理想情况CV特性
 - CV特性概念
 - 堆积平带耗尽反型下的概念
 - 堆积平带耗尽反型下的计算
- 频率特性
 - 高低频情况图形及解释

1.2 C-V特性

电荷的影响

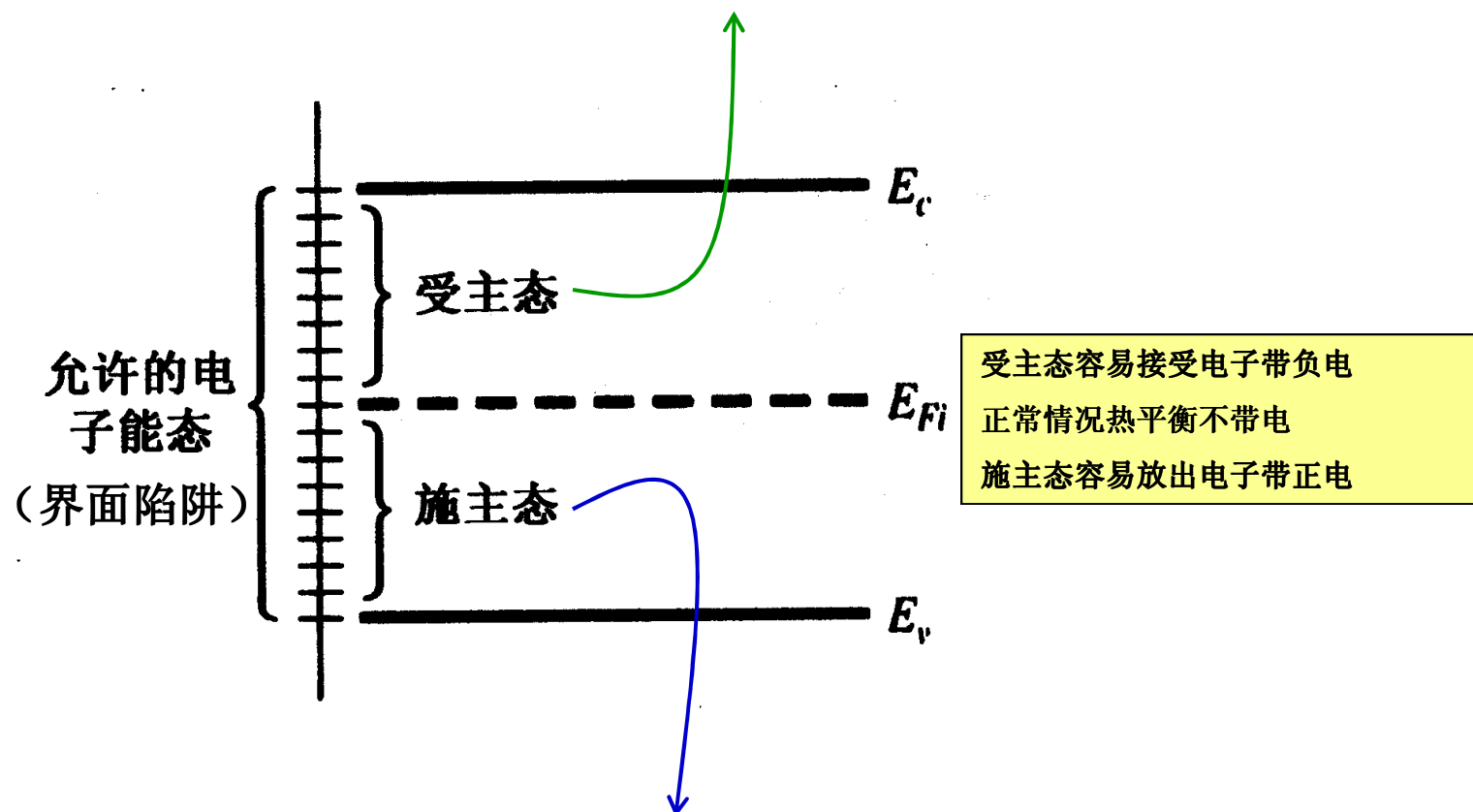
例图:因为 Q_{ss} 均为正电荷,需要额外牺牲负电荷来中和界面的正电,所以平带电压更负



1.2 C-V特性

陷阱的分类

被电子占据（在 E_{FS} 之下）带负电，不被电子占据（在 E_{FS} 之上）为中性



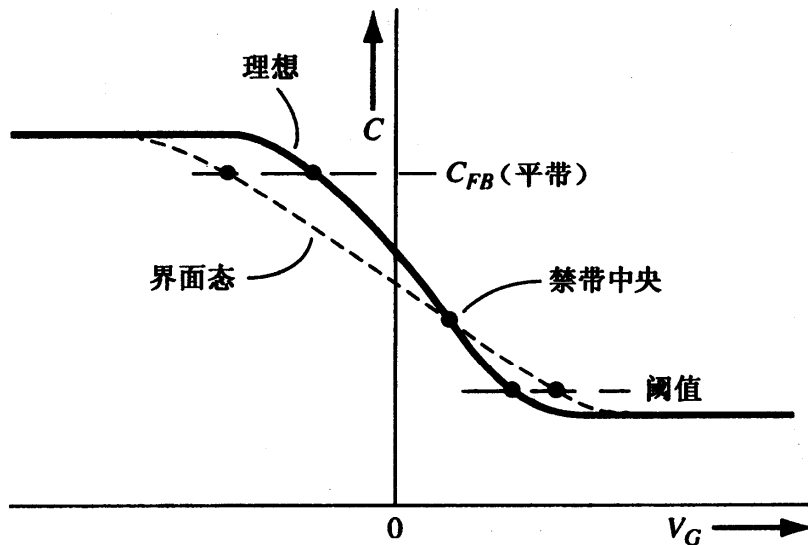
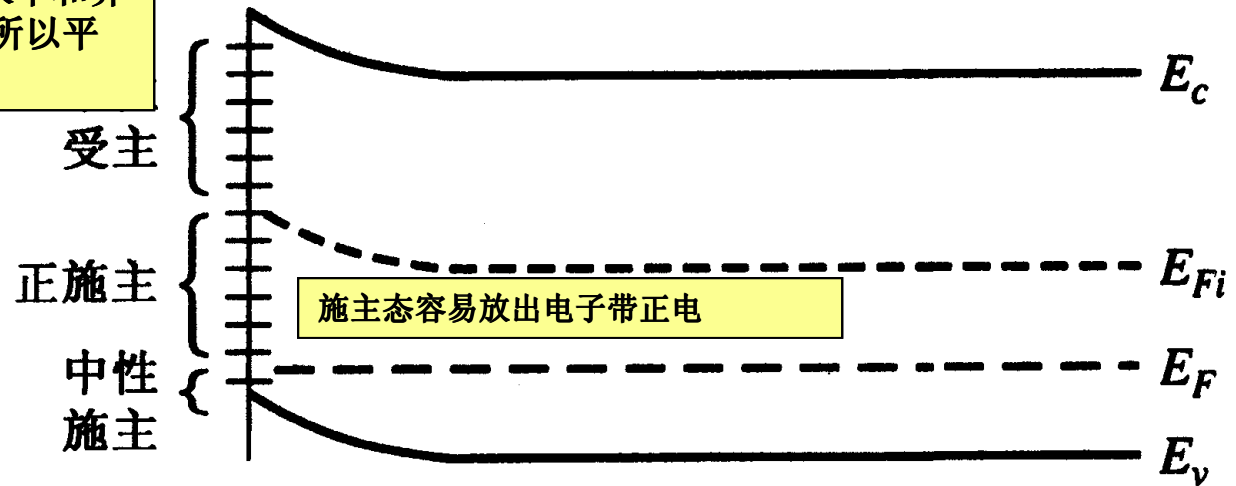
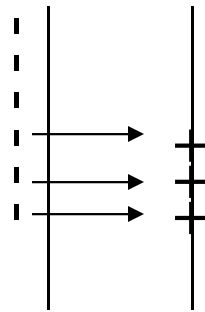
被电子占据（在 E_{FS} 之下）为中性，不被电子占据（在 E_{FS} 之上）带正电

1.2 C-V特性

界面陷阱的影响: 堆积

状态

例图: 需要额外牺牲三个负电荷来中和界面态的正电, 所以平带电压更负

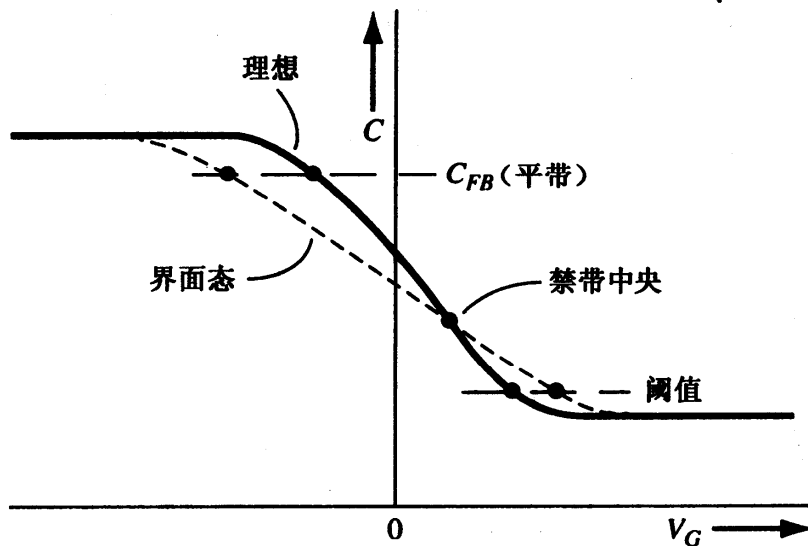
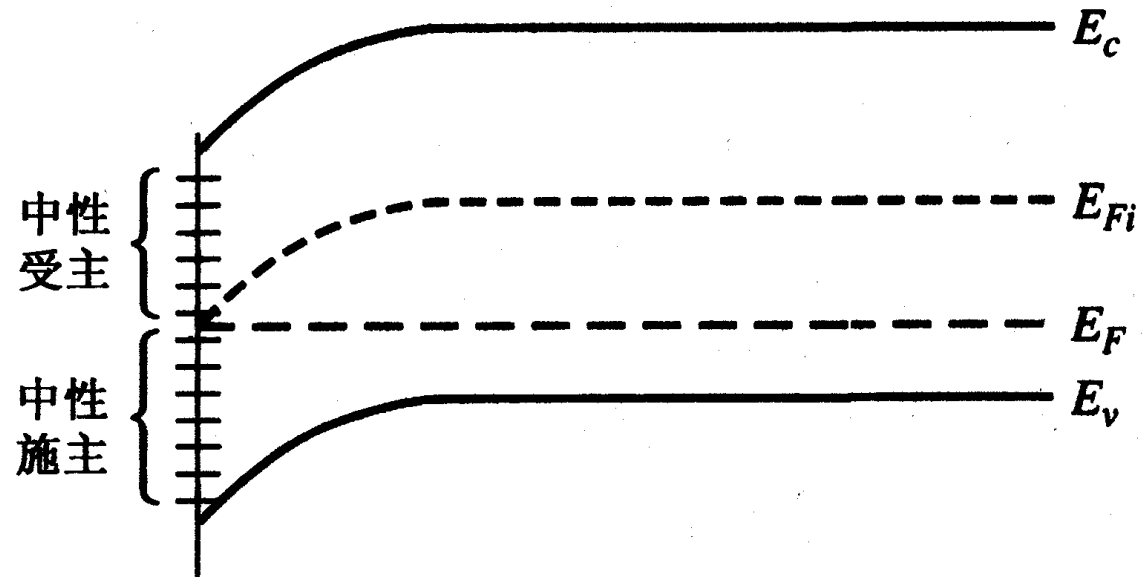


堆积状态: 界面陷阱带正电, C-V曲线左移

1.2 C-V特性

状态

界面陷阱的影响: 本征



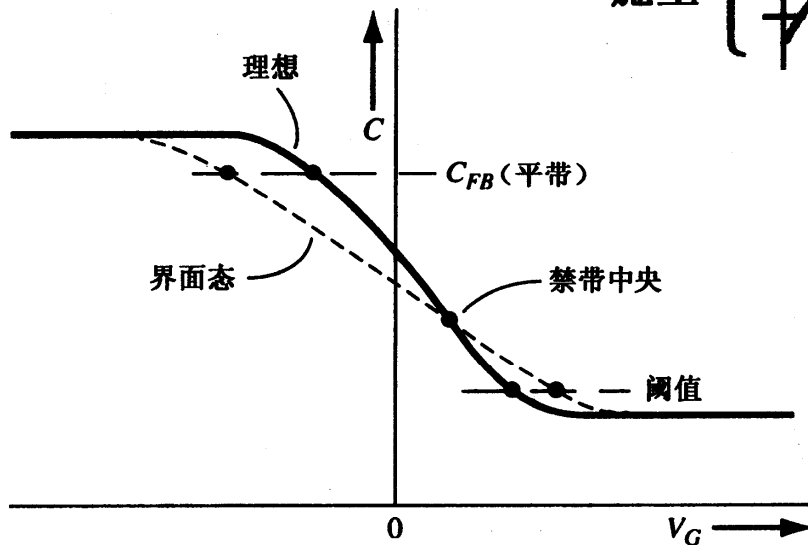
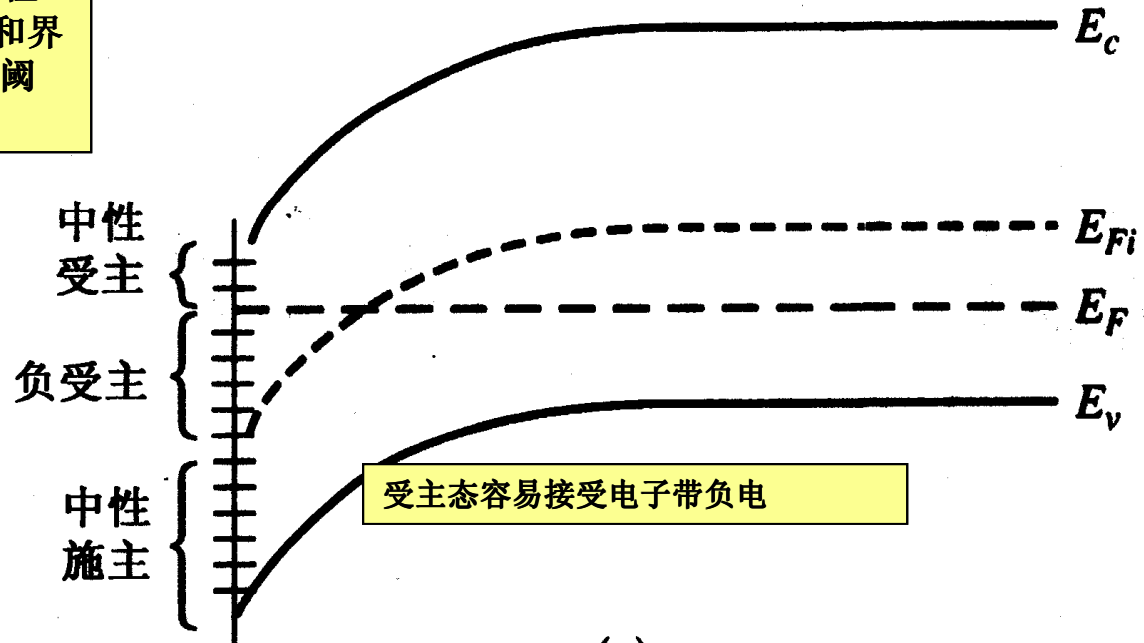
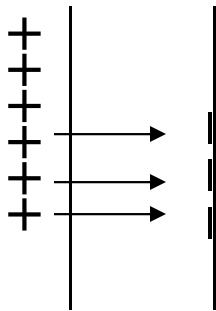
本征状态: 界面陷阱不带电, 对C-V曲线无影响

1.2 C-V特性

界面陷阱的影响:反型

状态

例图:需要额外牺牲三个正电荷来中和界面态的负电,所以阈值电压升高



反型状态: 界面陷阱带负电, C-V曲线右移

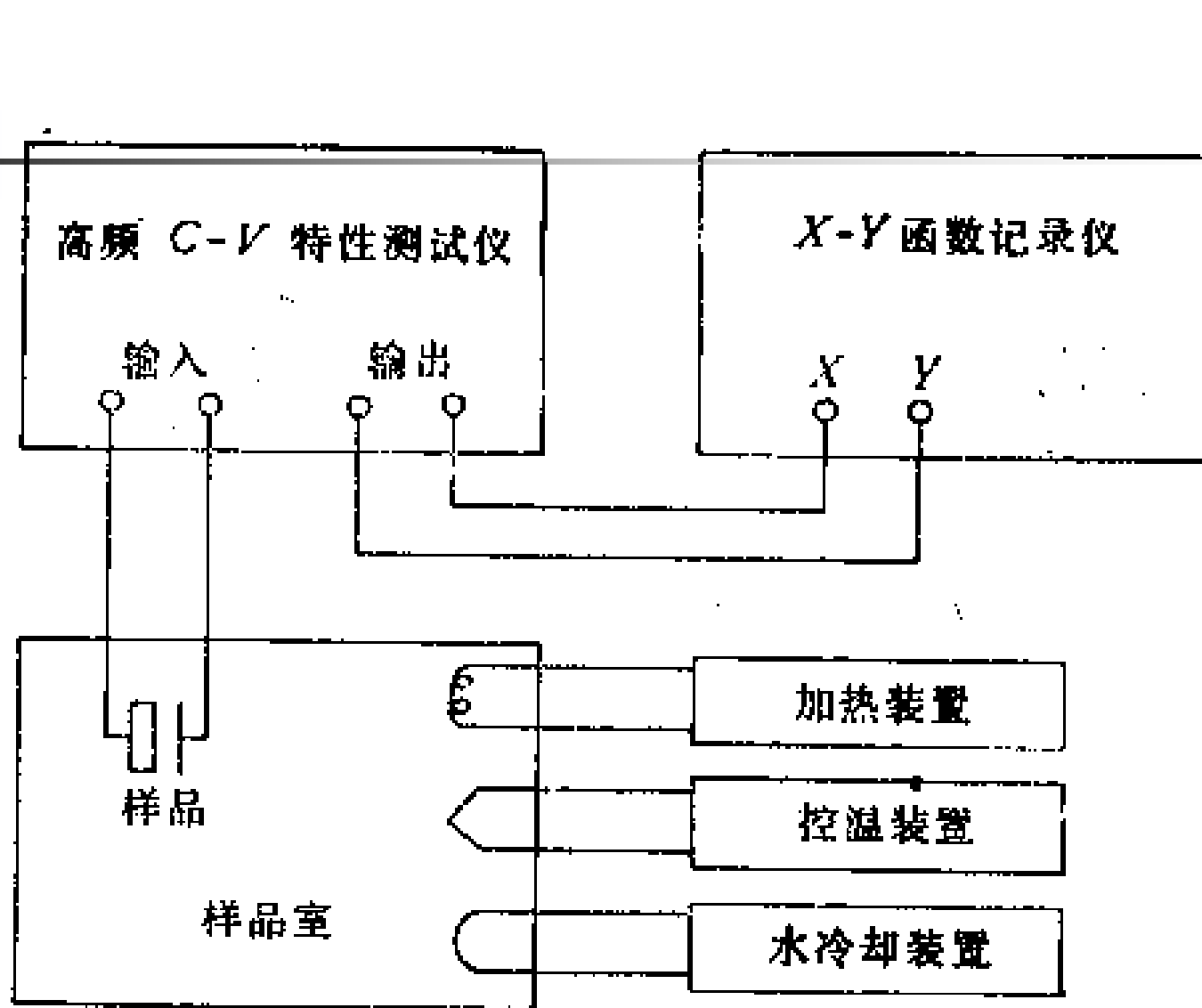
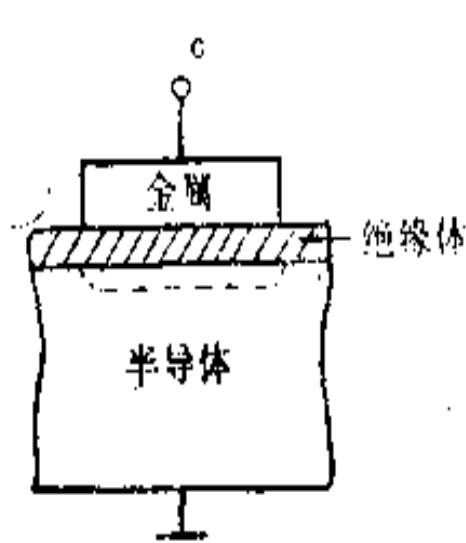
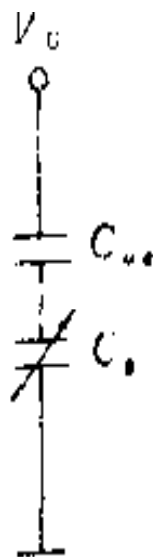


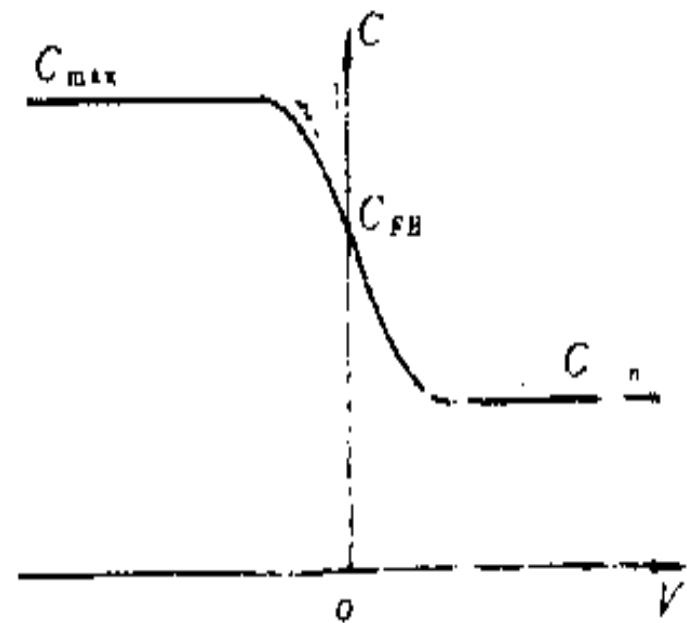
图18.4 高频 $C-V$ 特性测量装置示意图



(a)



(b)



18.1 (a) MOS结构示意图 (b) 等效电路

图18.2 p型衬底理想MOS结构高频C-V特性

归一化处理,容易比较(例11.7 p335).最大 C_{ox} 为1.

思考各种C-V图形的物理意义:

如半导体类型;

氧化层电荷的影响;

界面态的影响

CV曲线还可以干啥?

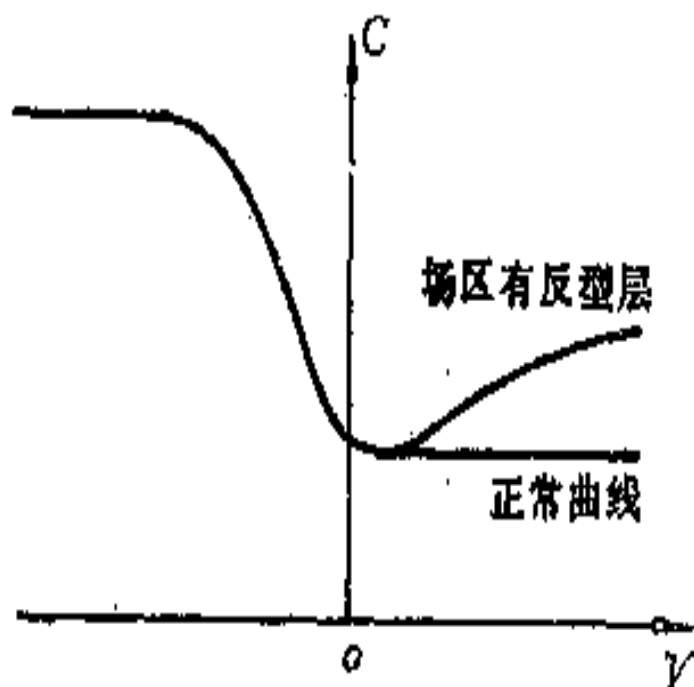


图18.5场区反型层对高频C-V特性的影响

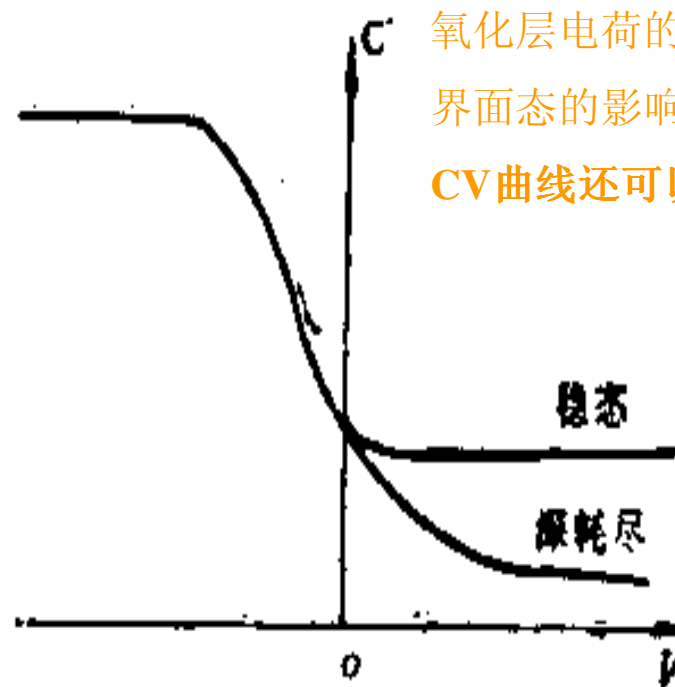


图18.6 深耗尽C-V曲线



小节内容

- 氧化层电荷及界面态的影响
 - 氧化层电荷影响 及曲线
 - 界面态概念
 - 界面态影响概念 曲线
- 实例
 - 如何测
 - 如何看图解释出现的现象



1.3节内容

- MOS结构
- 电流电压关系——概念
- 电流电压关系——推导
- 跨导
- 衬底偏置效应

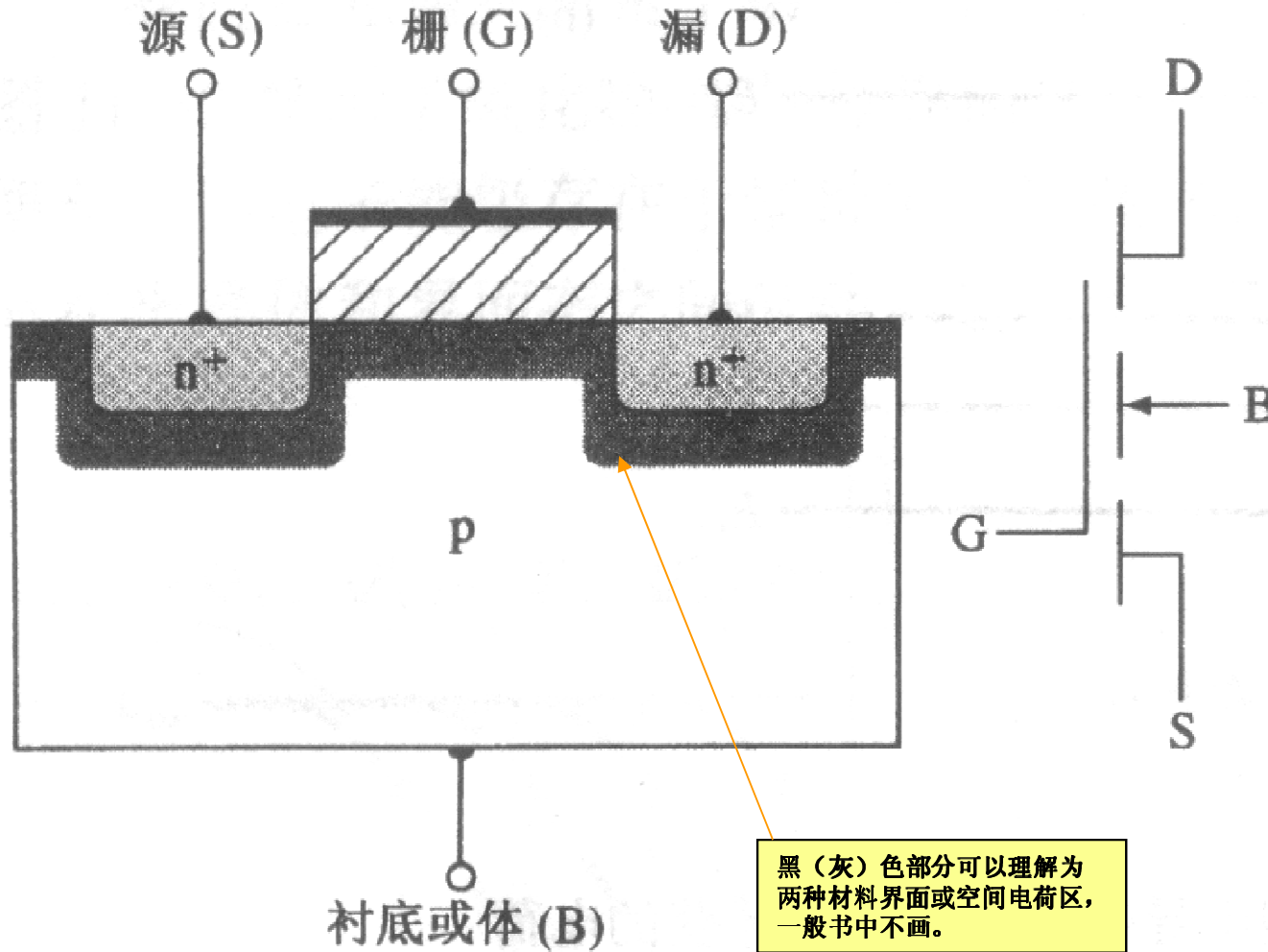
1.3

MOSFET

原

理

MOSFET结构

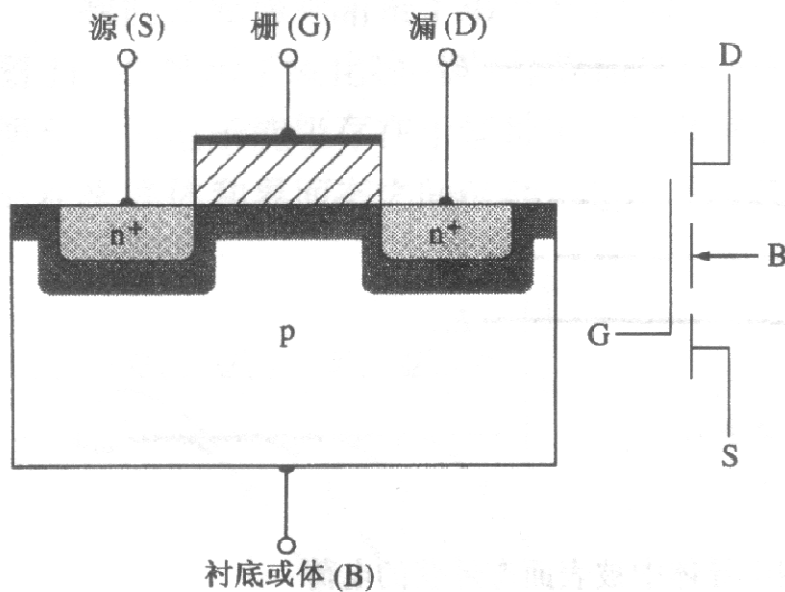


1.3

MOSFET

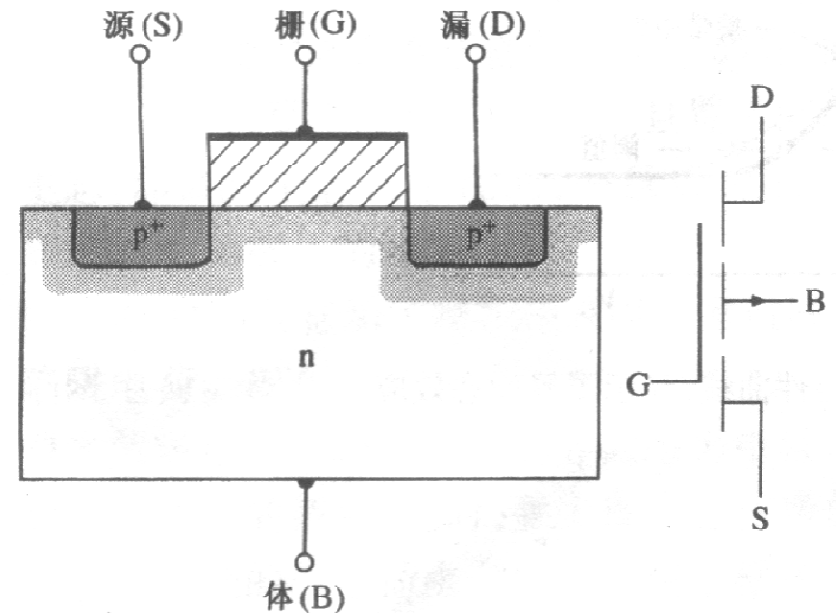
原理

MOSFET分类(1)



n沟道MOSFET

p型衬底，n型沟道，电子导电
 $V_{DS} > 0$ ，使电子从源流到漏



p沟道MOSFET

n型衬底，p型沟道，空穴导电
 $V_{DS} < 0$ ，使空穴从源流到漏

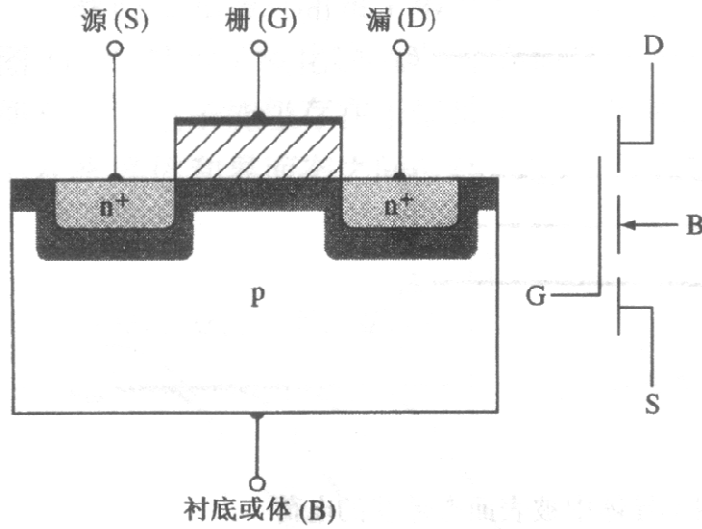
1.3

MOSFET

原

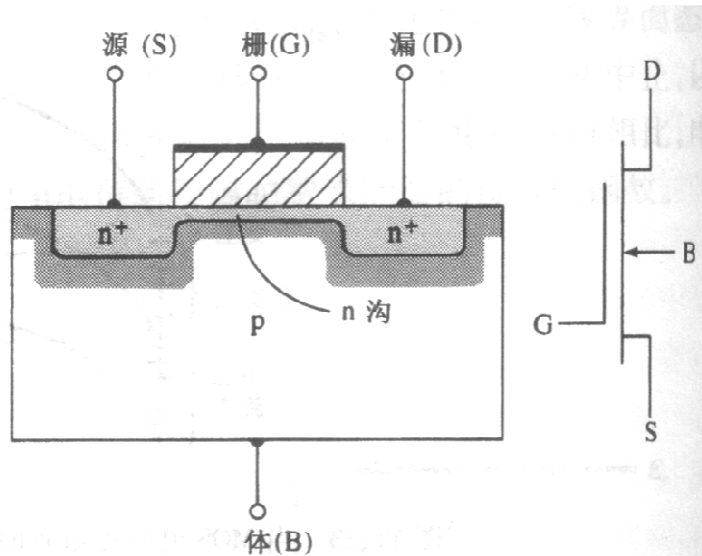
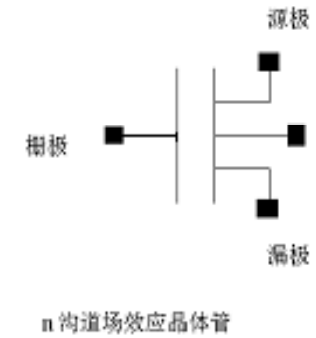
理

MOSFET分类(2)



n沟道增强型MOSFET

零栅压时不存在反型沟道, $V_{TN} > 0$



n沟道耗尽型MOSFET

零栅压时已存在反型沟道, $V_{TN} < 0$

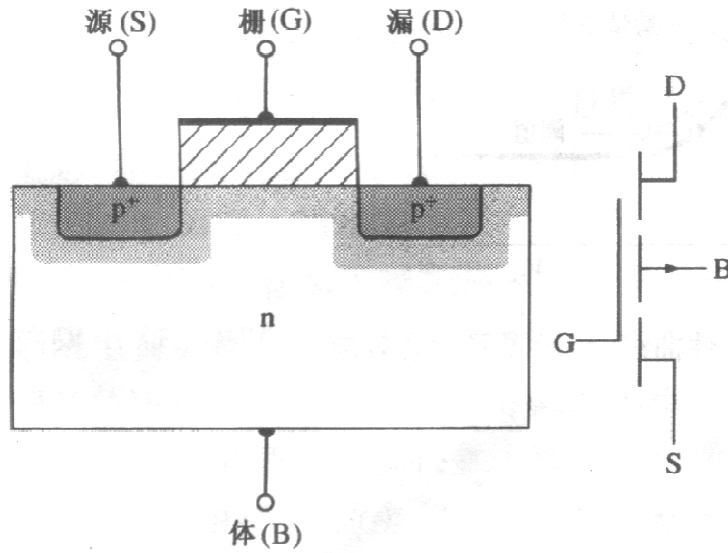
1.3

MOSFET

原

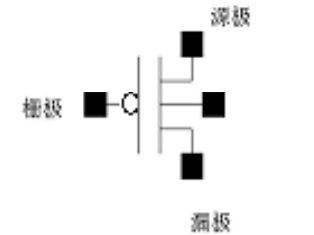
理

MOSFET分类(3)

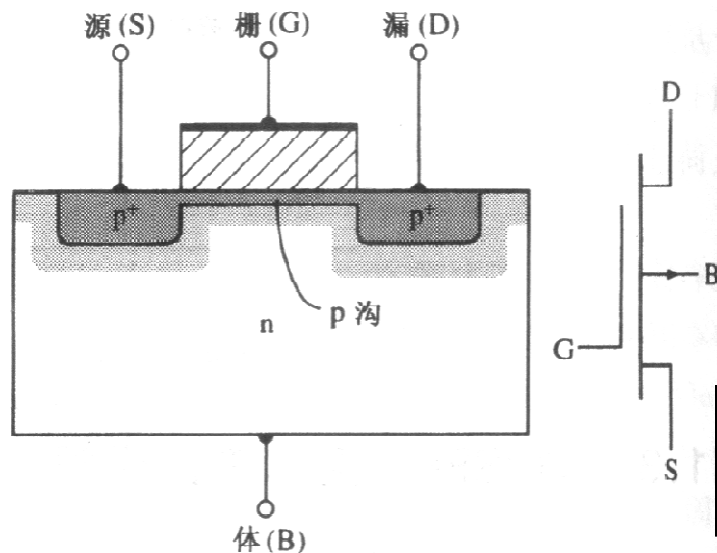


p沟道增强型MOSFET

零栅压时不存在反型沟道, $V_{TP} < 0$



p 沟道场效应晶体管



p沟道耗尽型MOSFET

零栅压时已存在反型沟道, $V_{TP} > 0$

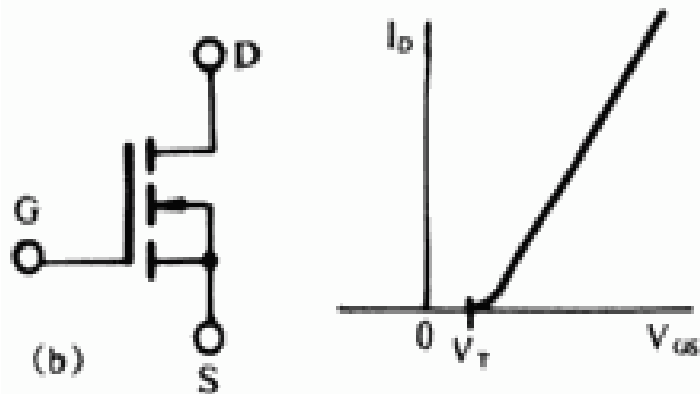
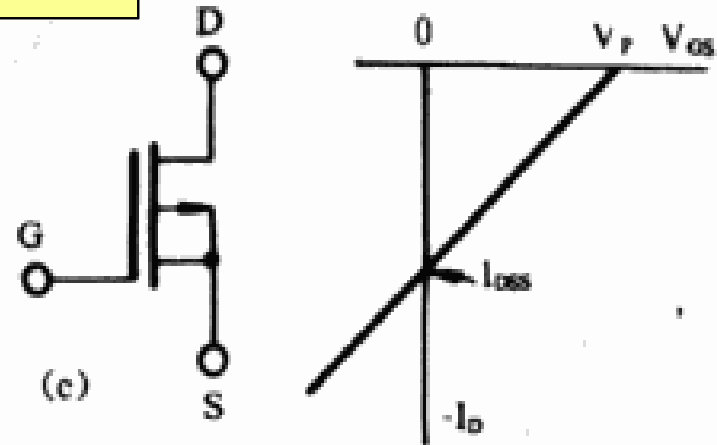
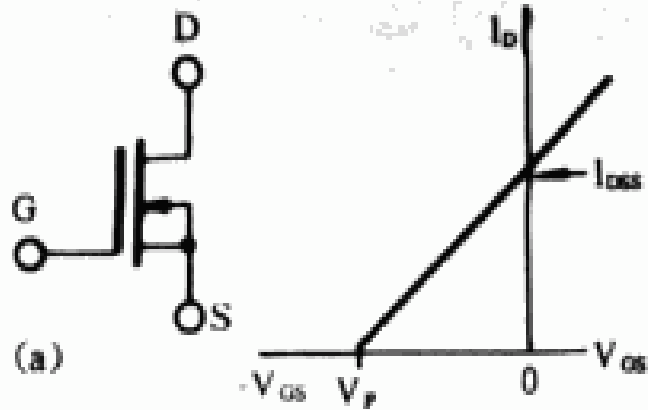
由于氧化层中正电荷及功函数差等关系, N型无论怎样掺杂都不能做出耗极管, 这时需要掺些P型杂质

思考: 氧化层中的正电荷对这四类管子阈值电压的影响

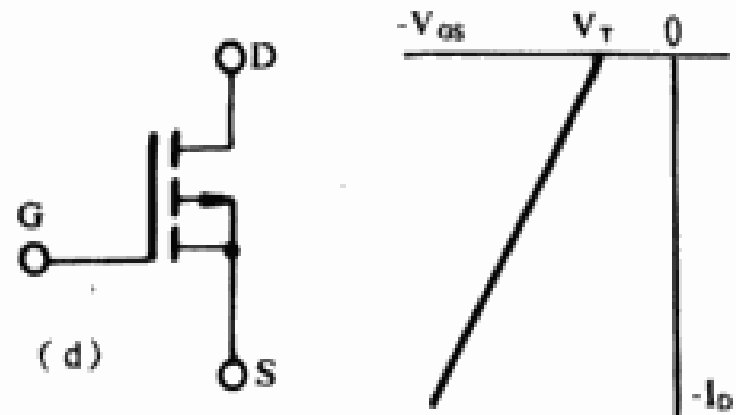
耗尽型：栅压为0时已经导通

N沟（很负才关闭）

P沟（很正才关闭）



7



耗尽型：N沟道（图7a）；P沟道（图c）；

增强型：N沟道（图b）；P沟道（图d）。

增强型：栅压为0时不导通

N沟（正电压开启“1”导通）

P沟（负电压开启“0”导通）



动画图片

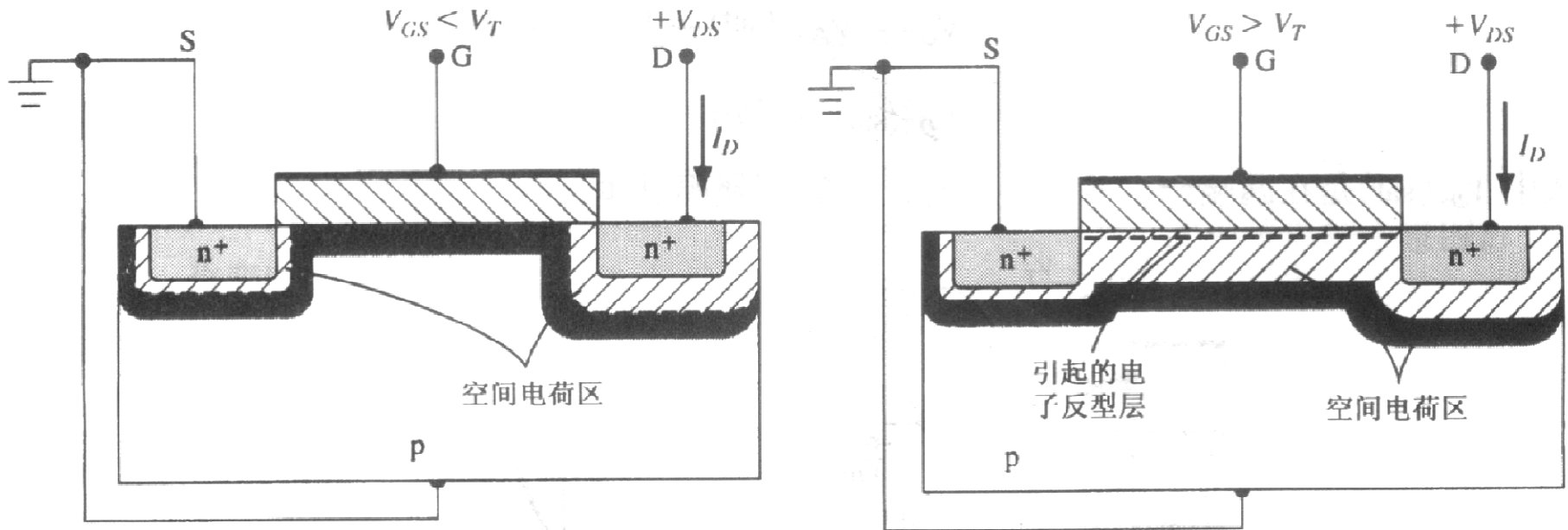
- MOS结构
- 实际集成电路内的MOS管

1.3

MOSFET

原理

V_{GS} 的作用



$V_{GS} < V_T$
表面非强反型，沟道关闭
 $I_D = 0 \Rightarrow$ 关

$V_{GS} \geq V_T$
表面强反型，沟道开启
 $I_D > 0 \Rightarrow$ 开

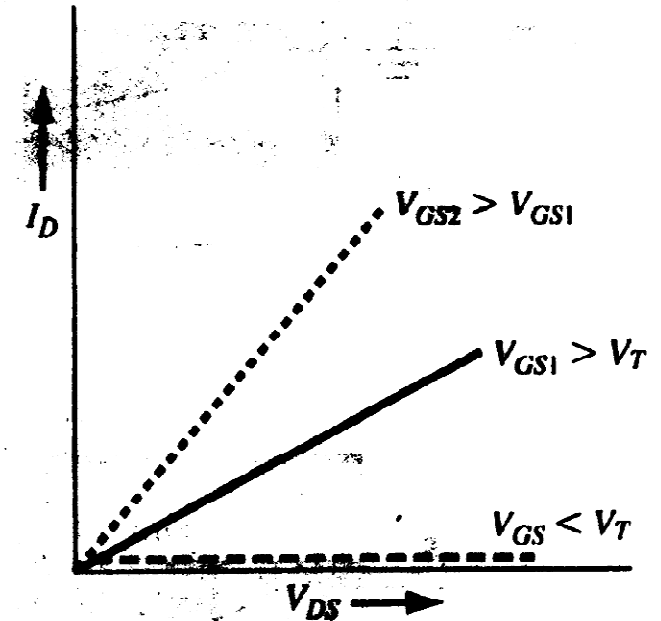
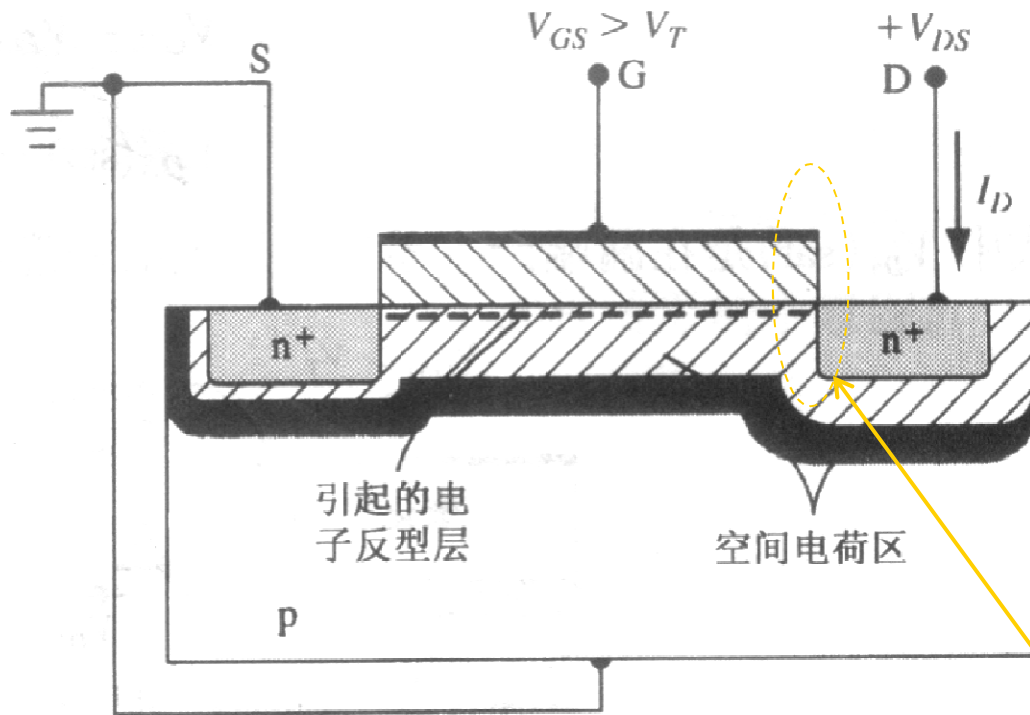
$\Delta V_{GS} \Rightarrow \Delta I_D \Rightarrow$ 放大（沟道开启条件下）

1.3

MOSFET

原理

V_{DS} 的作用



V_{DS} 的作用:

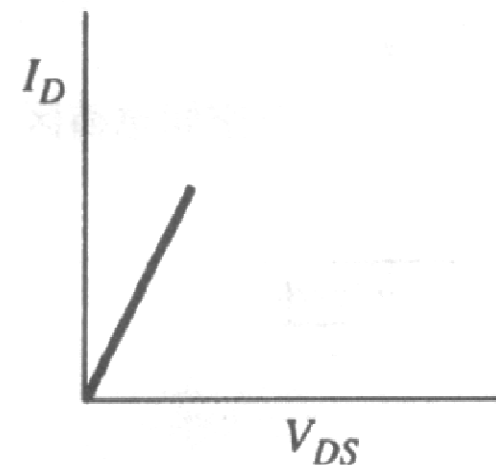
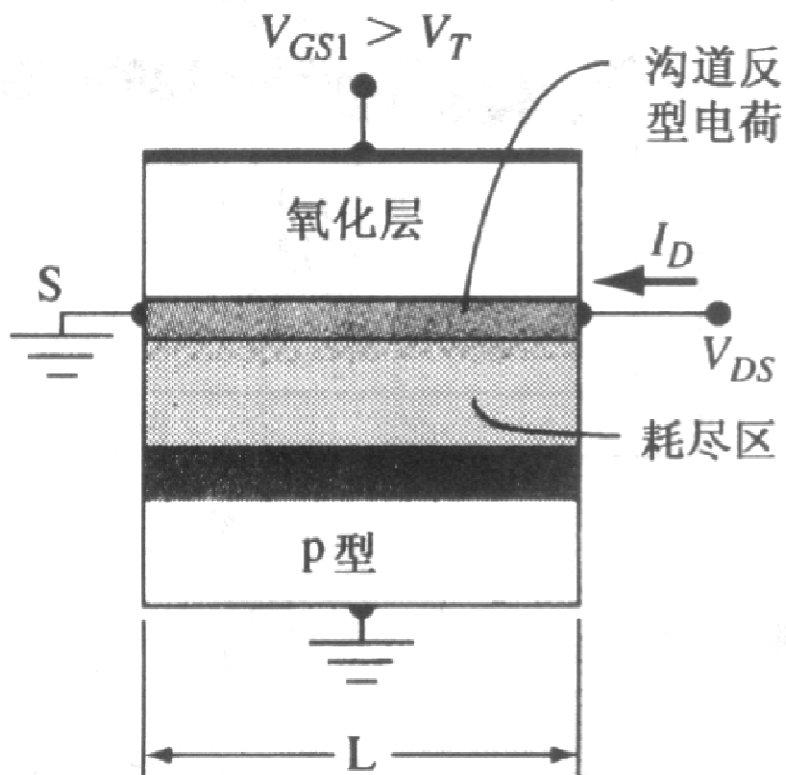
- 形成沟道电流: $V_{DS} > 0 \Rightarrow$ 形成 I_D
- 对 V_{GS} 起抵消作用: 因此沟道从源到漏厚度渐↓

$$V_{ox} = V_{GS} - V_{DS} \Rightarrow V_{DS} \uparrow \rightarrow V_{ox} \downarrow$$

$$\rightarrow \text{反型层厚度} \downarrow, \text{耗尽层厚度} \uparrow$$

1.3 MOSFET原理

V_{DS} 的变化(1)



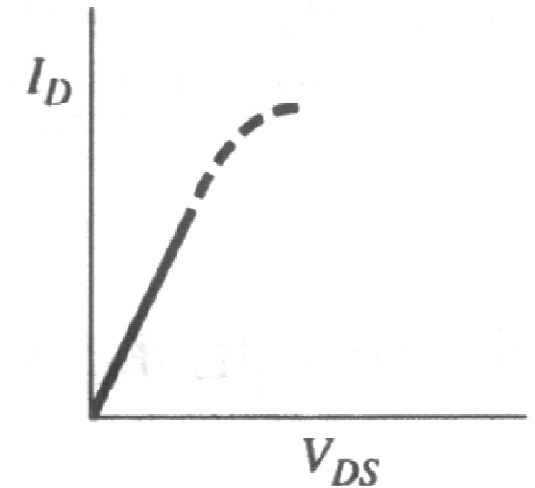
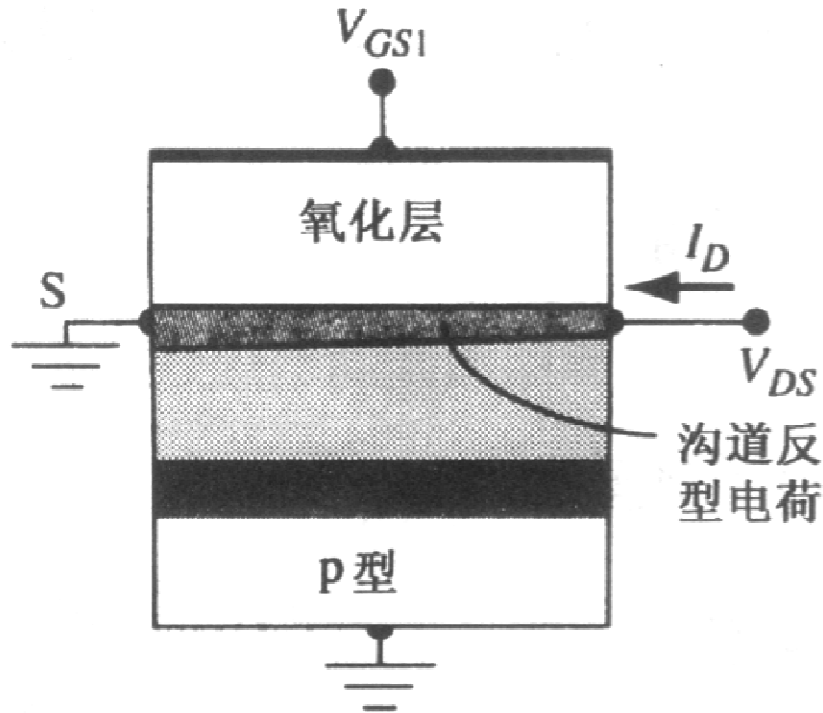
$V_{DS} \ll V_{DS(sat)}$, V_{DS} 对 V_{ox} 的抵消作用可略，沟道及耗尽层厚度近似均匀， $I_D \propto V_{DS}$

线性区

1.3 MOSFET原理

I_D 随

V_{DS} 的变化(2)



$$V_{DS} < V_{DS(sat)}$$

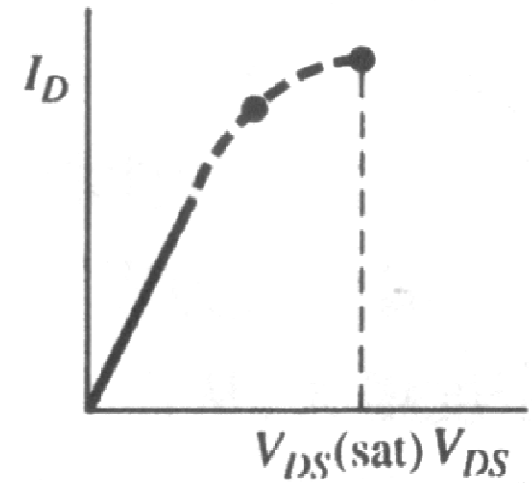
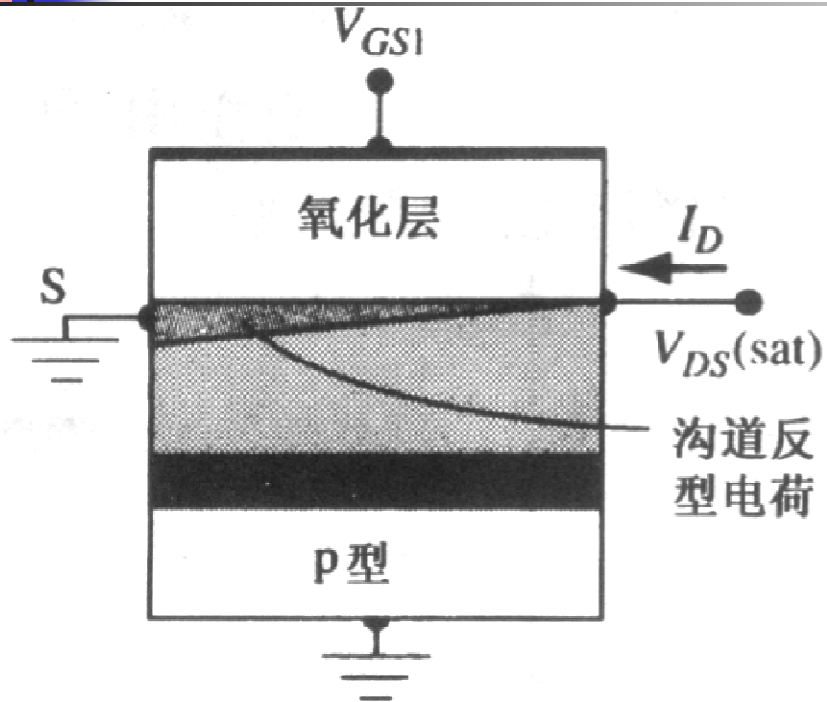
$$V_{DS} \uparrow \begin{cases} \Omega \text{定律} \\ \rightarrow I_D \uparrow \\ V_{ox} \downarrow \Rightarrow I_D \downarrow \end{cases} \left\langle I_D \propto V_{DS}^\alpha (\alpha = 1 \rightarrow 0) \right.$$

非饱和区

1.3 MOSFET原理

I_D 随

V_{DS} 的变化(3)



$$V_{DS} = V_{DS(sat)}$$

$$V_{ox} = V_T \Rightarrow \text{漏端反型层消失} \Rightarrow \text{沟道夹断} \Rightarrow I_D = I_{D(sat)}$$

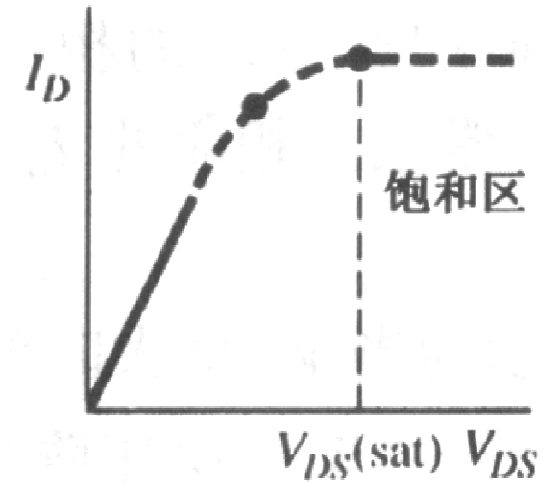
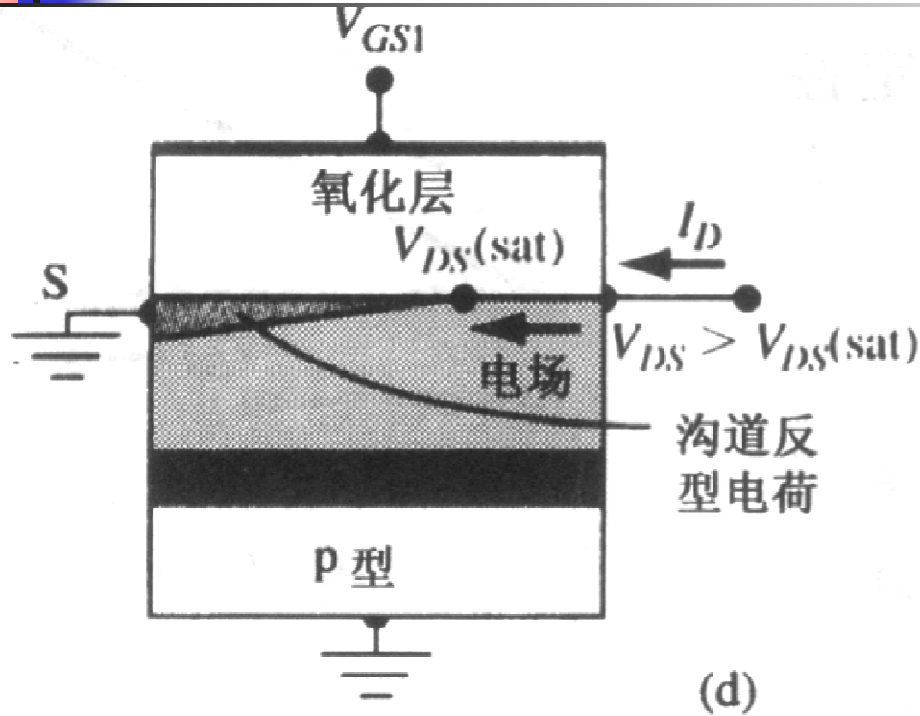
$$V_{DS(sat)} = V_{GS} - V_T$$

饱和点

1.3 MOSFET原理

I_D 随

V_{DS} 的变化(4)



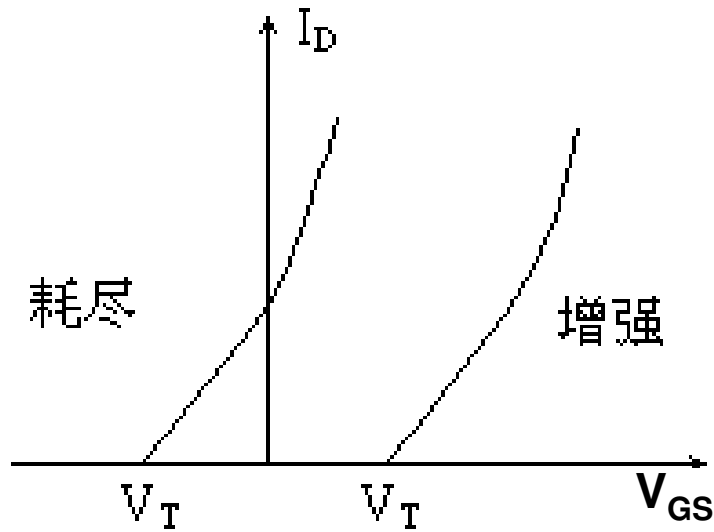
$$V_{DS} \geq V_{DS(sat)}$$

沟道电导及端电压不再随 V_{DS} 的增加而变化 $\Rightarrow I_D$ 不再随 V_{DS} 而变

饱和区

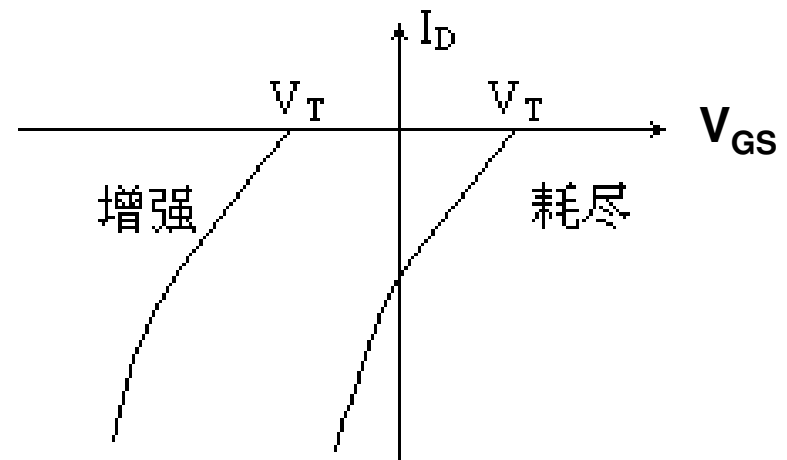
1.3 MOSFET原理

特性曲线



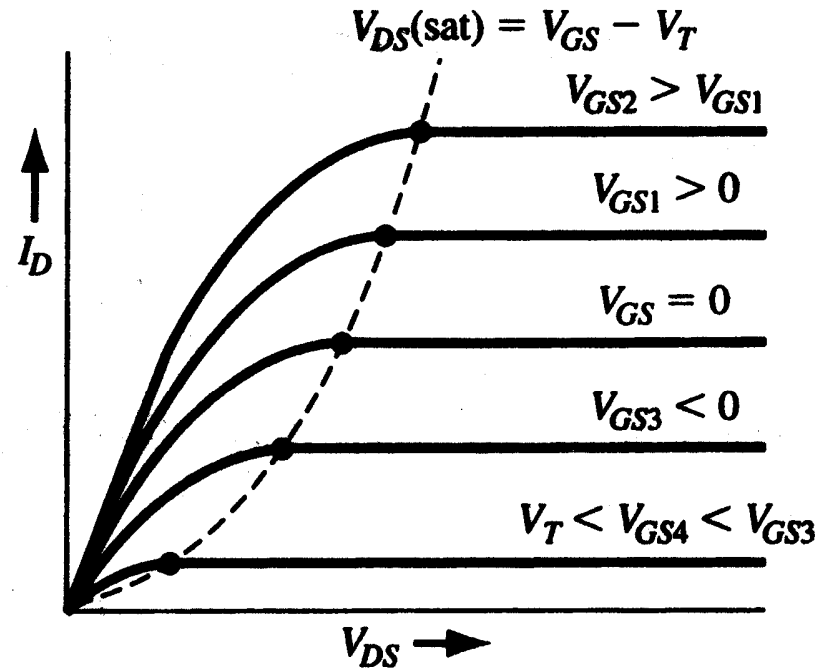
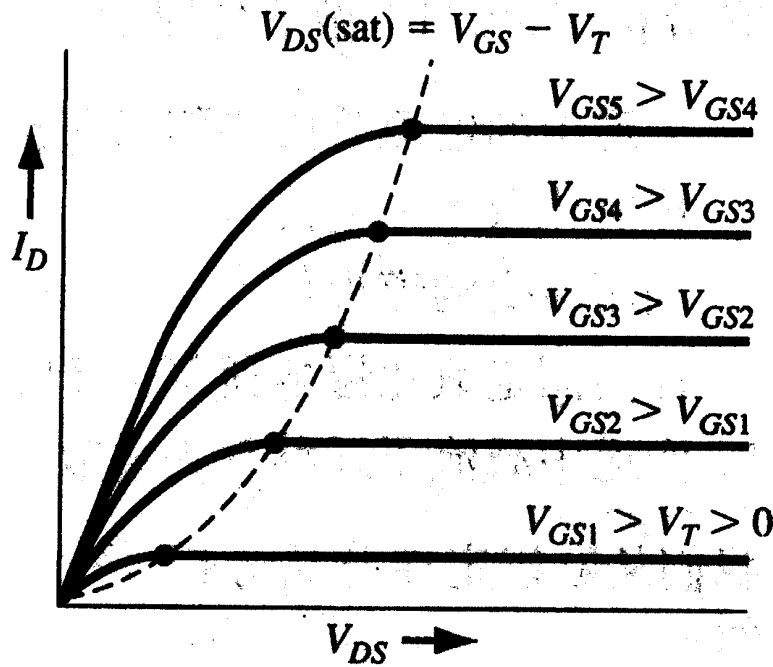
← n沟道MOSFET

p沟道MOSFET

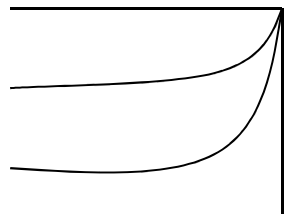


1.3 MOSFET原理

出特性曲线



N沟耗尽型：（很负才关闭）



P沟在第3象限，越负电流越大

n沟增强型

n沟耗尽型

（增强型或耗尽型，）都是电压越大（产生的电子越多），导通的越好



小节内容

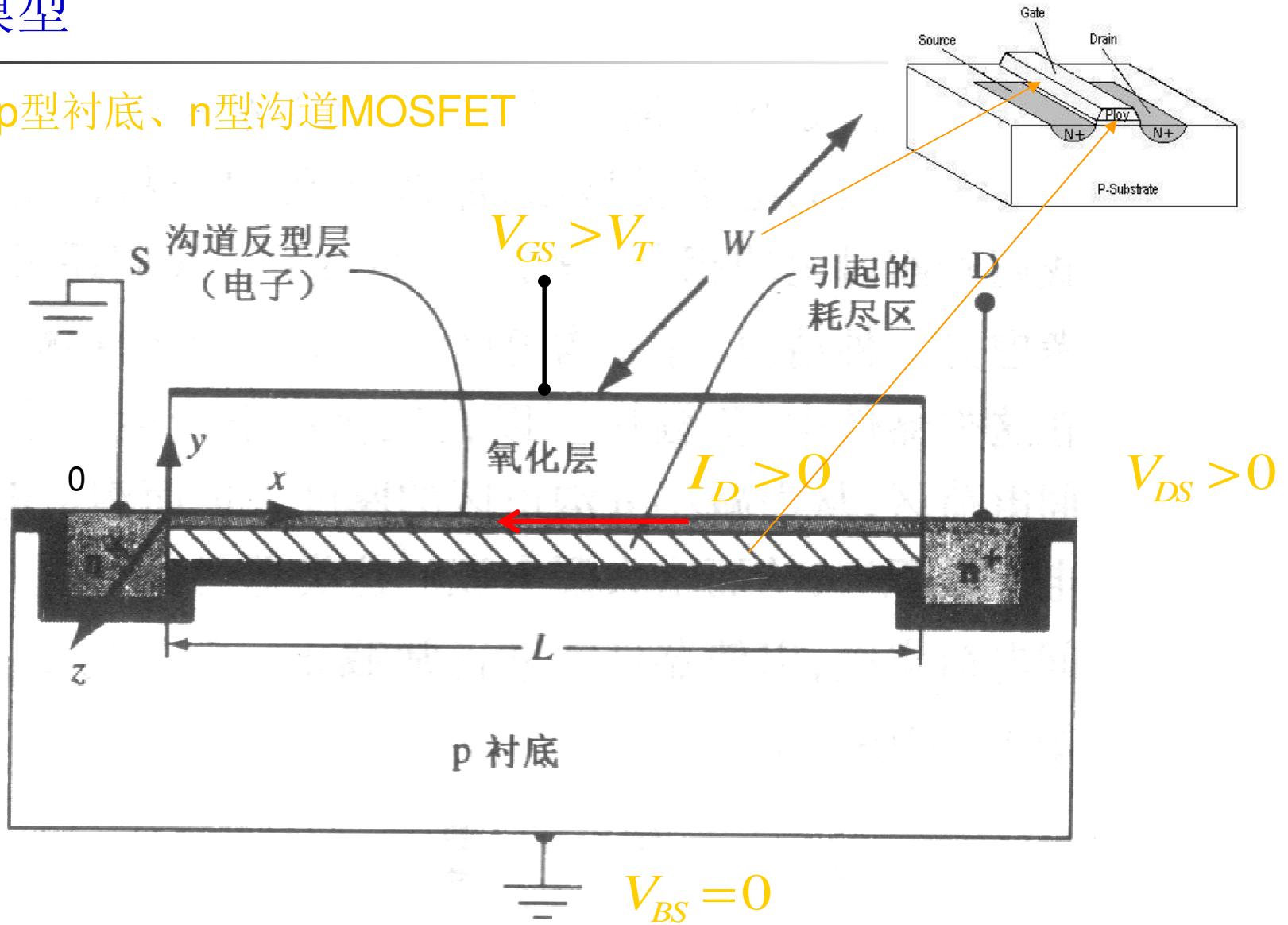
- 电流电压关系——概念
 - 概念，用途
- 动画：[MOS工作原理](#)

1.3 MOSFET原理

结构模型

I-V特性:

p型衬底、n型沟道MOSFET



1.3 MOSFET原理

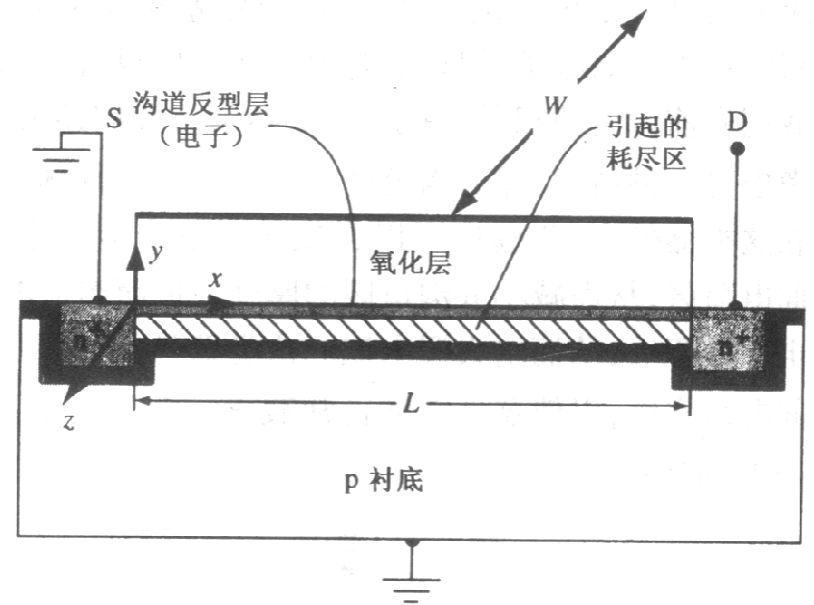
I-V特性:

基本假设

沟道中的电流是由漂移而非扩散产生的

- 栅氧化层中无电流
- 缓变沟道近似，即垂直于沟道方向上的电场变化远大于平行于沟道方向上的电场变化
- 氧化层中的所有电荷均可等效为Si-SiO₂界面处的有效电荷密度
- 耗尽层厚度沿沟道方向上是一个常数
- 沟道中的载流子迁移率与空间坐标无关
- 衬底与源极之间的电压为零

$$\frac{\partial E_y}{\partial y} \gg \frac{\partial E_x}{\partial x}$$

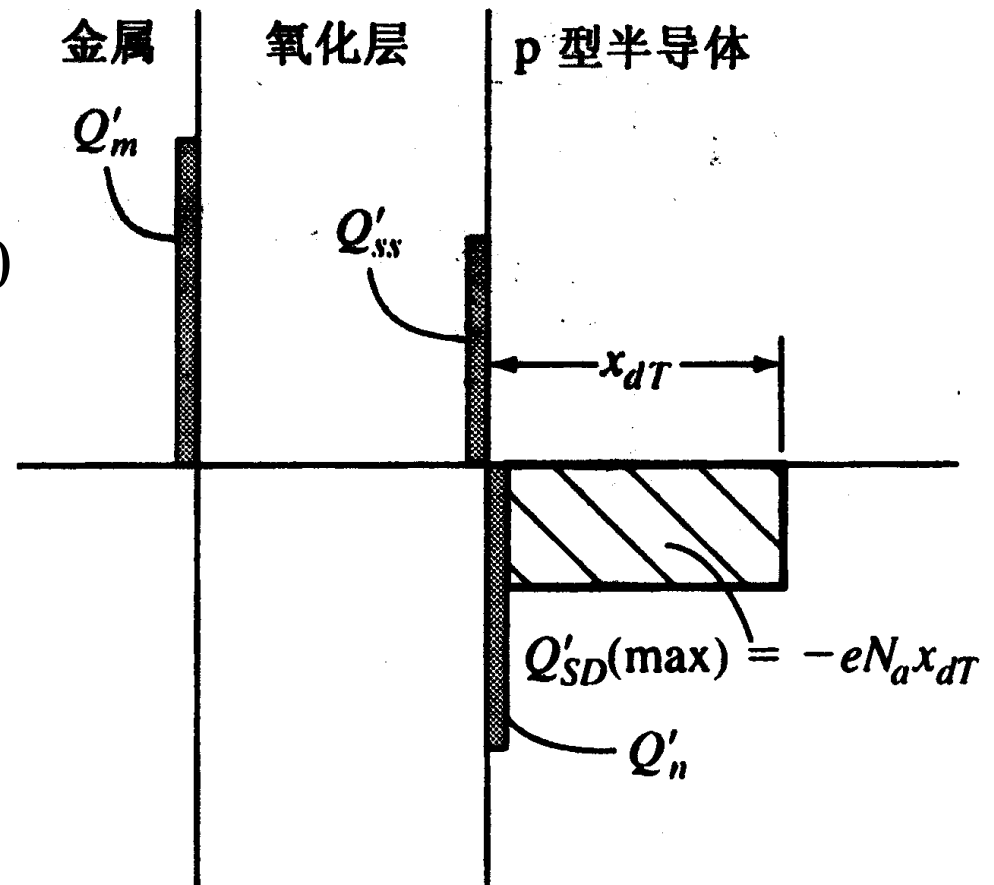


1.3 MOSFET原理

I-V特性: 电

中性条件

$$Q_m' + Q_{ss}' + Q_n' + Q_{SD(max)}' = 0$$



1.3 MOSFET原理

I-V特性:

表面电荷

表面所在材料的介电常数

沿闭合表面向外法线方向的电场强度

高斯定理

$$\oint_S \epsilon E_n dS = Q_T$$

某闭合表面

该闭合表面所包围区域的总电荷量

相互抵消

$E_3=0$

$$\oint_S \epsilon E_n dS = \oint_{S_1} \epsilon_1 E_1 dS + \oint_{S_2} \epsilon_2 E_2 dS + \oint_{S_3} \epsilon_3 E_3 dS$$

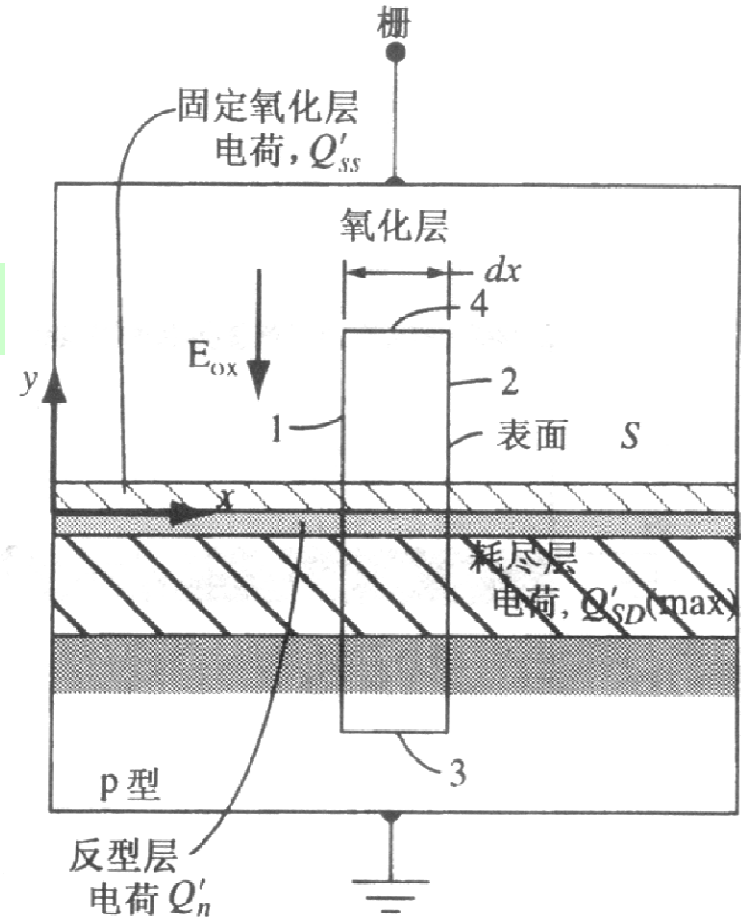
$$+ \oint_{S_4} \epsilon_4 E_4 dS + \oint_{S_5} \epsilon_5 E_5 dS + \oint_{S_6} \epsilon_6 E_6 dS$$

$E_5=E_6=0$, 即使有也相互抵消

$$= \oint_{S_4} \epsilon_4 E_4 dS = -\epsilon_{ox} E_{ox} W dx$$

$$Q_T = (Q_{ss}' + Q_n' + Q'_{SD(max)}) W dx$$

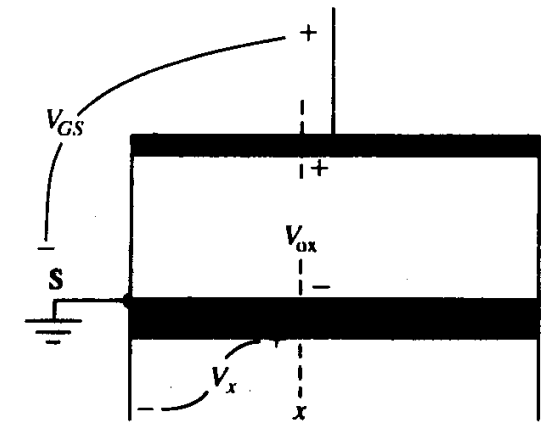
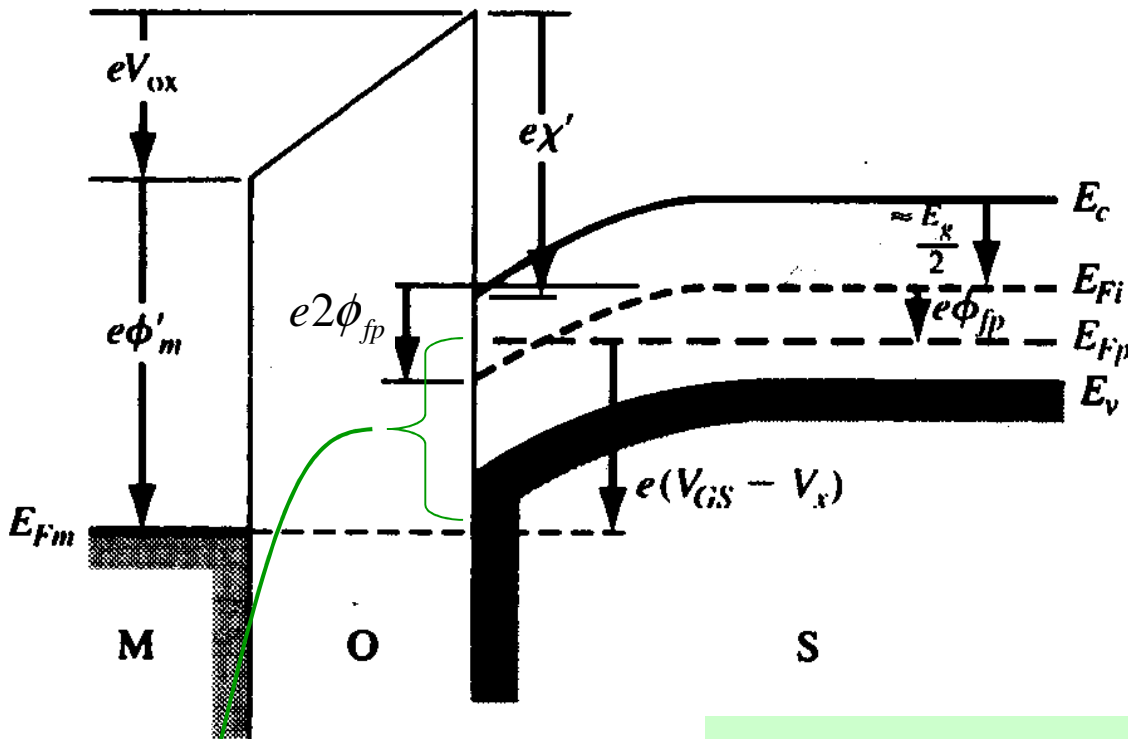
$$-\epsilon_{ox} E_{ox} = Q_{ss}' + Q_n' + Q'_{SD(max)}$$



1.3 MOSFET原理

I-V特性: 氧

化层电势



$$\phi_{ms} = \phi_m' - \left(\chi' + \frac{E_g}{2e} + \phi_{fp} \right)$$

$$E_{Fp} - E_{Fm} = \begin{cases} e(V_{GS} - V_x) \\ e\left(\phi_m' + V_{ox} \right) - \left(\chi' + \frac{E_g}{2e} - \phi_{fp} \right) \end{cases} \Rightarrow V_{GS} - V_x = V_{ox} + 2\phi_{fp} + \phi_{ms}$$

P328第一个式子

式11.52

1.3 MOSFET原理

I-V特性:反型层电荷与电

场

氧化层电势 $V_{GS} - V_x = V_{ox} + 2\phi_{fp} + \phi_{ms}$

半导体表面空间电荷区的单位面积电荷 $-\epsilon_{ox} E_{ox} = Q_{ss}' + Q_n' + Q'_{SD(max)}$

氧化层中垂直于沟道方向的电场 $E_{ox} = \frac{dE_y}{dx} \approx \frac{V_{ox}}{t_{ox}}$

反型层单位面积的电荷

$$Q'_n = -C_{OX} [V_{GS} - V_T - V_x]$$

反型层中平行于沟道方向的电场

$$E_x = -\frac{dV_x}{dx}$$

$$C_{ox} = \epsilon_{ox} / t_{ox} \quad V_{IN} = \frac{|Q'_{SDmax}|}{C_{ox}} - \frac{Q'_{ss}}{C_{ox}} + \phi_{ms} + 2\phi_{fp}$$

1.3 MOSFET原理

I-V特性:沟

道电流

电流密度

$$J_x = \sigma E_x = [en(y)\mu_n]E_x$$

$$Q'_n = \int_0^{x_c} en(y)dy$$

$$\int_0^W dz = W$$

电流强度

$$I_x = \int_0^W \int_0^{x_c} J_x dydz = \int_0^W \int_0^{x_c} en(y)\mu_n E_x dydz$$

$$= +WQ'_n \mu_n E_x = -W\mu_n C_{ox} (V_{GS} - V_T - V_x) \frac{dV_x}{dx}$$

漏源电流强度

$$I_D = -I_x = W\mu_n C_{ox} (V_{GS} - V_T - V_x) \frac{dV_x}{dx}$$

不应是x或V_x的函数（电流连续性定律）

$$\int_0^L I_D dx = \int_0^{V_{DS}} (\quad) dV_x$$

$$I_D = \frac{W\mu_n C_{ox}}{2L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \quad (\text{当 } V_{GS} \geq V_T \quad 0 \leq V_{DS} \leq V_{DS(sat)})$$

1.3 MOSFET原理

I-V特性:线性区与饱和

和区

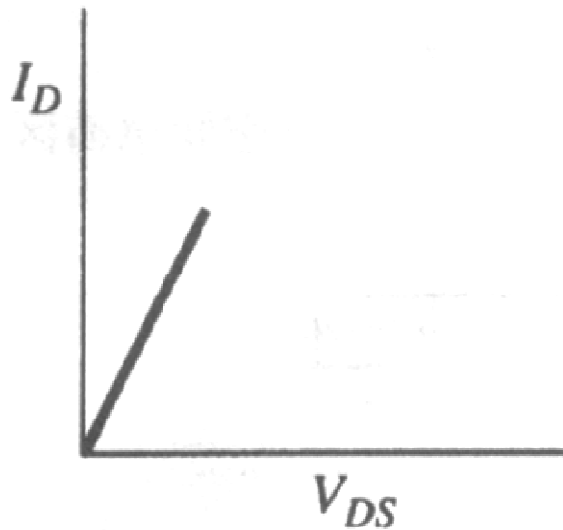
$$I_D = \frac{W\mu_n C_{ox}}{2L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

$$I_D = \frac{W\mu_n C_{ox}}{L} (V_{GS} - V_T)V_{DS} \propto V_{DS}$$

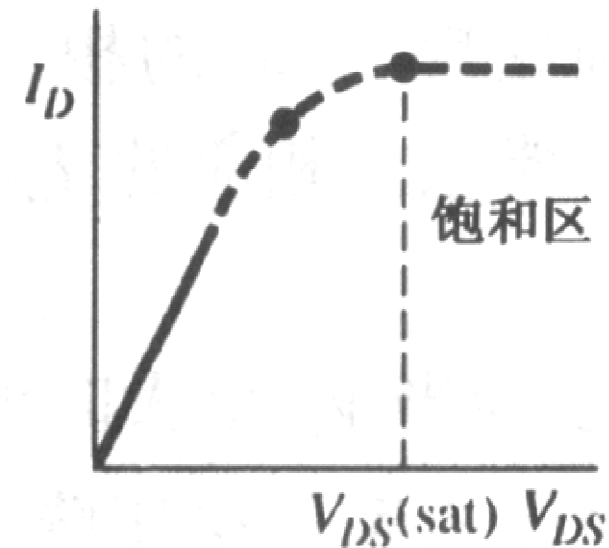
若 $V_{DS} \ll V_{GS} - V_T$ ，处于线性区

$$I_{D(sat)} = \frac{W\mu_n C_{ox}}{2L} (V_{GS} - V_T)^2 \text{ 与 } V_{DS} \text{ 无关}$$

若 $V_{DS} \geq V_{GS} - V_T$ ，处于饱和区



$$\left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{DS}=V_{DS(sat)}} = 0$$



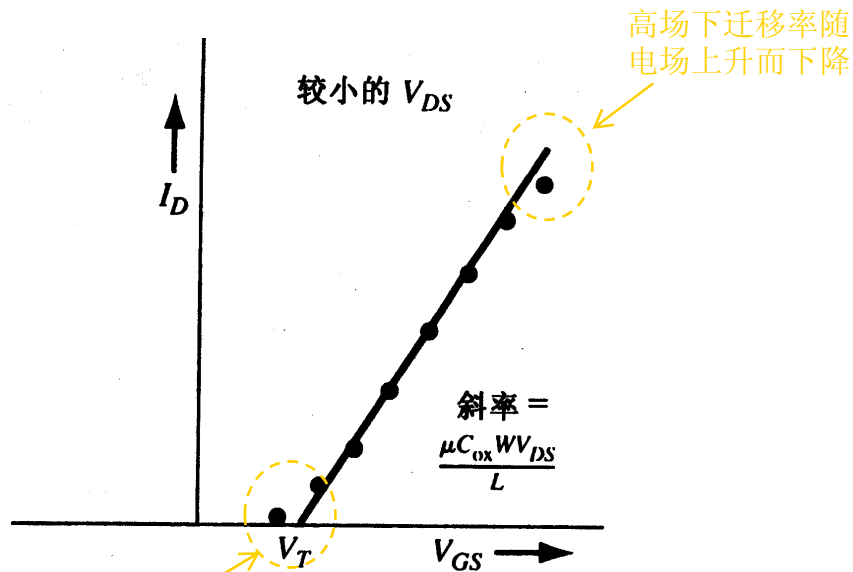
$$V_{DS(sat)} = V_{GS} - V_T$$

1.3 MOSFET原理

μ 和 V_T 的测试提取方法

基于线性区 $I_D \sim V_{GS}$ 特性

$$I_D = \frac{W\mu_n C_{ox}}{L} (V_{GS} - V_T) V_{DS}$$



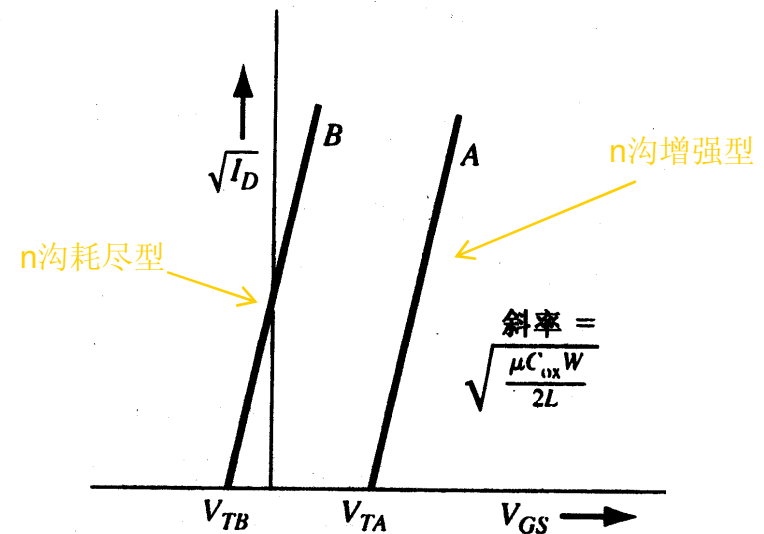
存在亚阈值电流

$$\text{斜率} = \frac{W\mu_n C_{ox} V_{DS}}{L} \Rightarrow \mu_n$$

$$\text{横轴截距} = V_T$$

基于饱和区 $I_D \sim V_{GS}$ 特性

$$\sqrt{I_{D(sat)}} = \sqrt{\frac{W\mu_n C_{ox}}{2L}} (V_{GS} - V_T)$$

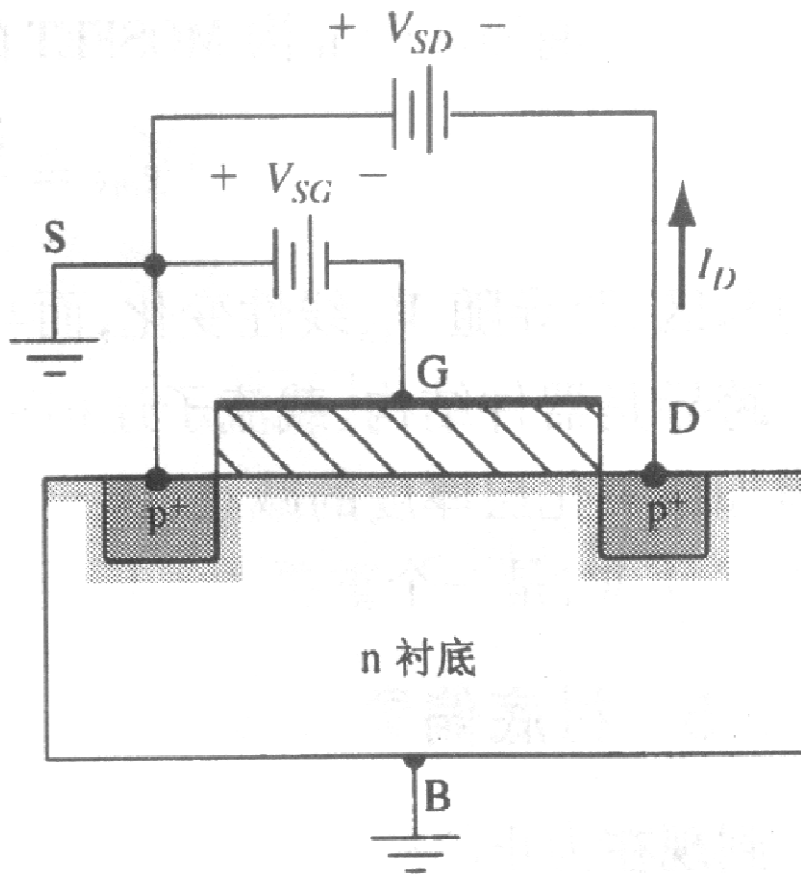


$$\text{斜率} = \sqrt{\frac{W\mu_n C_{ox}}{2L}} \Rightarrow \mu_n$$

$$\text{横轴截距} = V_T$$

1.3 MOSFET原理

p沟增强型MOSFET的I-V特性



非饱和区

$$I_D = \frac{W\mu_p C_{ox}}{2L} [2(V_{SG} + V_T)V_{SD} - V_{SD}^2]$$

线性区

$$I_D = \frac{W\mu_p C_{ox}}{L} (V_{SG} + V_T)V_{DS}$$

饱和区

$$I_{D(sat)} = \frac{W\mu_p C_{ox}}{2L} (V_{SG} + V_T)^2$$

$$V_{SD(sat)} = V_{SG} + V_T$$

注: $V_{ds} = -V_{sd}$ $V_{gs} = -V_{sg}$, 等

1.3

MOSFET

原

理

跨导:模型

$$g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{DS}=\text{常数}}$$

非饱和区 (含线性区 $0 \leq V_{DS} \leq V_{DS(sat)}$)

$$I_D = \frac{W\mu_n C_{ox}}{2L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

$$g_{mL} = \frac{W\mu_n C_{ox}}{L} V_{DS} \begin{cases} \propto V_{DS} \\ \text{与 } V_{GS} \text{ 无关} \end{cases}$$

饱和区 (含线性区, $V_{DS} \geq V_{DS(sat)}$)

$$I_D = \frac{W\mu_n C_{ox}}{2L} (V_{GS} - V_T)^2$$

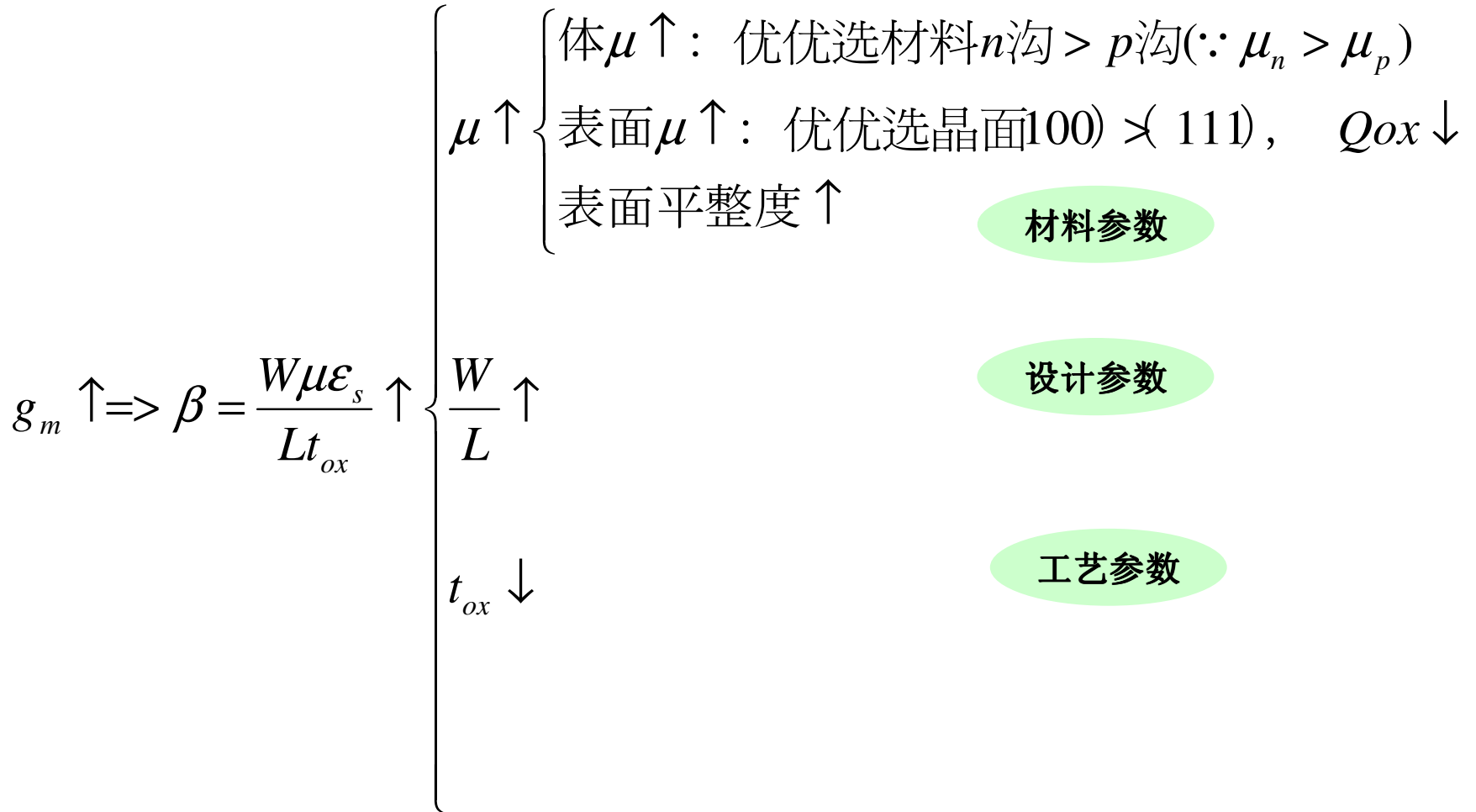
$$g_{ms} = \frac{W\mu_n C_{ox}}{L} (V_{GS} - V_T) \begin{cases} \propto V_{GS} - V_T \\ \text{与 } V_{DS} \text{ 无关} \end{cases}$$

1.3

MOSFET

原 理

跨导:影响因素





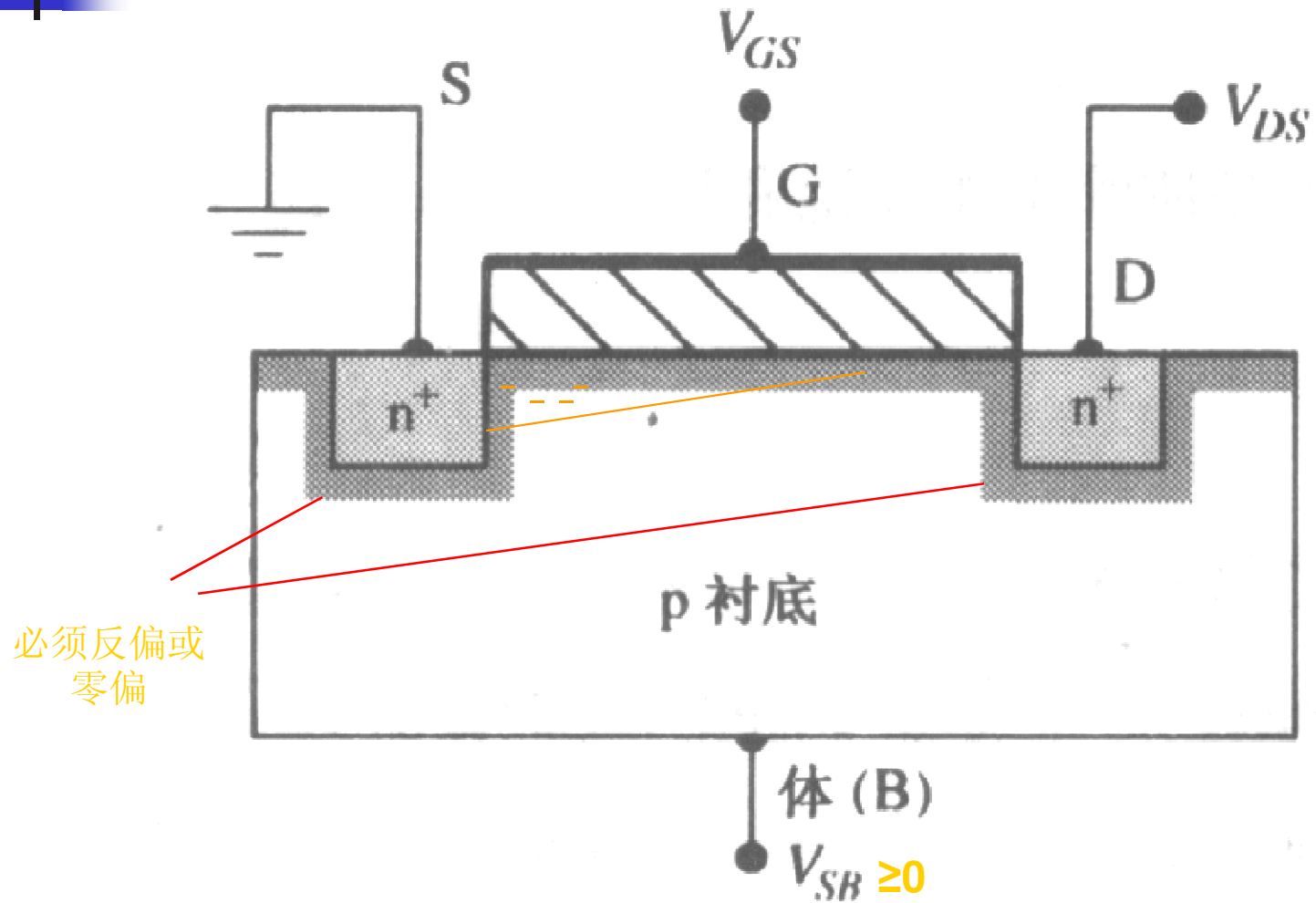
小节内容

- 电流电压关系——推导
- 跨导
 - 器件结构
 - 迁移率
 - 阈值电压
 - W
 - L (p350第二段有误: L增加, 跨导降低)
 - T_{ox}

$$I_D = \frac{W\mu_n C_{ox}}{2L} [2(V_{GS} - V_T)V_{DS} - V_{DS}^2] \quad (\text{当 } V_{GS} \geq V_T \quad 0 \leq V_{DS} \leq V_{DS(sat)})$$

1.3 MOSFET原理

底偏置效应(1)

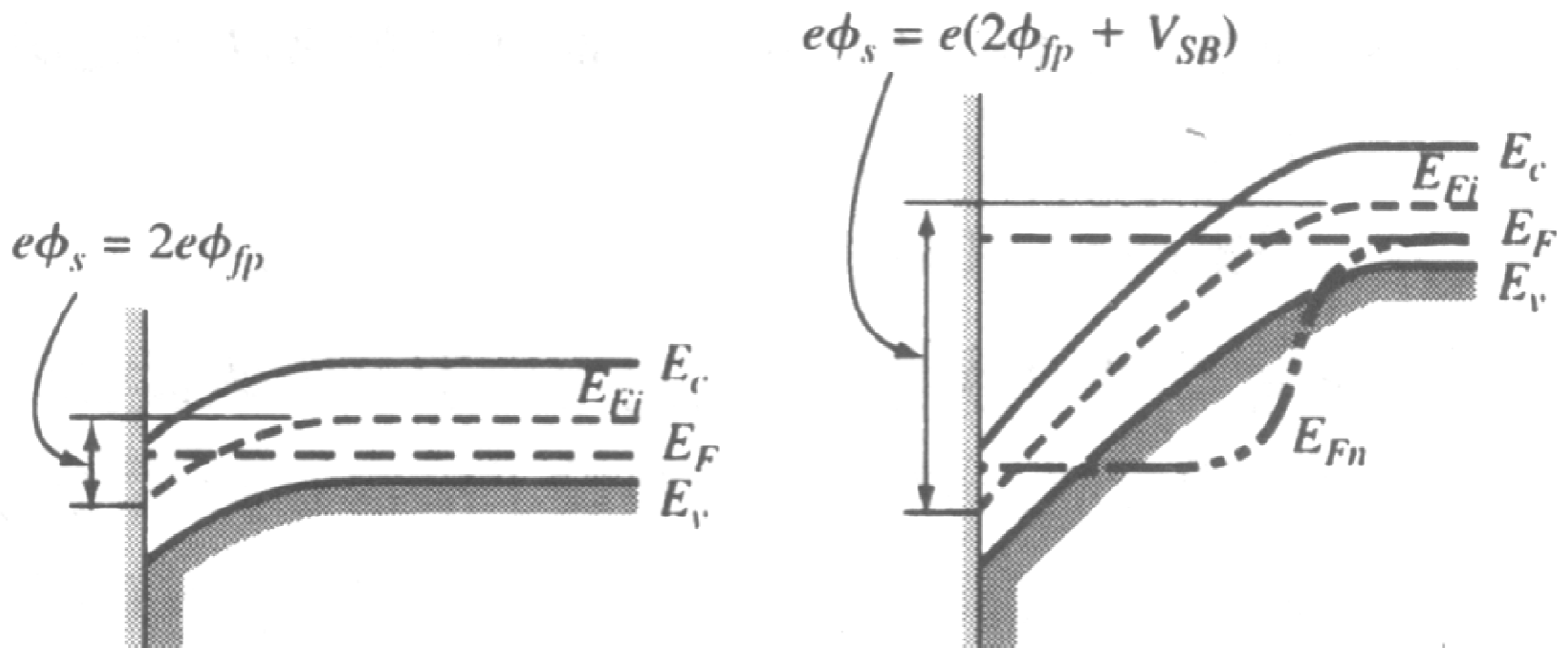


在沟道源端感应出来的电子全跑掉了

$V_{sb} = V_s - V_b > 0$, 即 V_b 更负 (这样才反偏)

1.3 MOSFET原理

底偏置效应(2)



衬底偏压

$$V_{SB} = 0$$

表面准费米能级

$$E_{Fn} = E_F$$

反型条件

$$\phi_s = 2\phi_{fp}$$

耗尽层电荷

$$Q'_{SD(max)} = -\sqrt{2e\epsilon_s N_a (2\phi_{fp})}$$

$$V_{SB} \geq 0$$

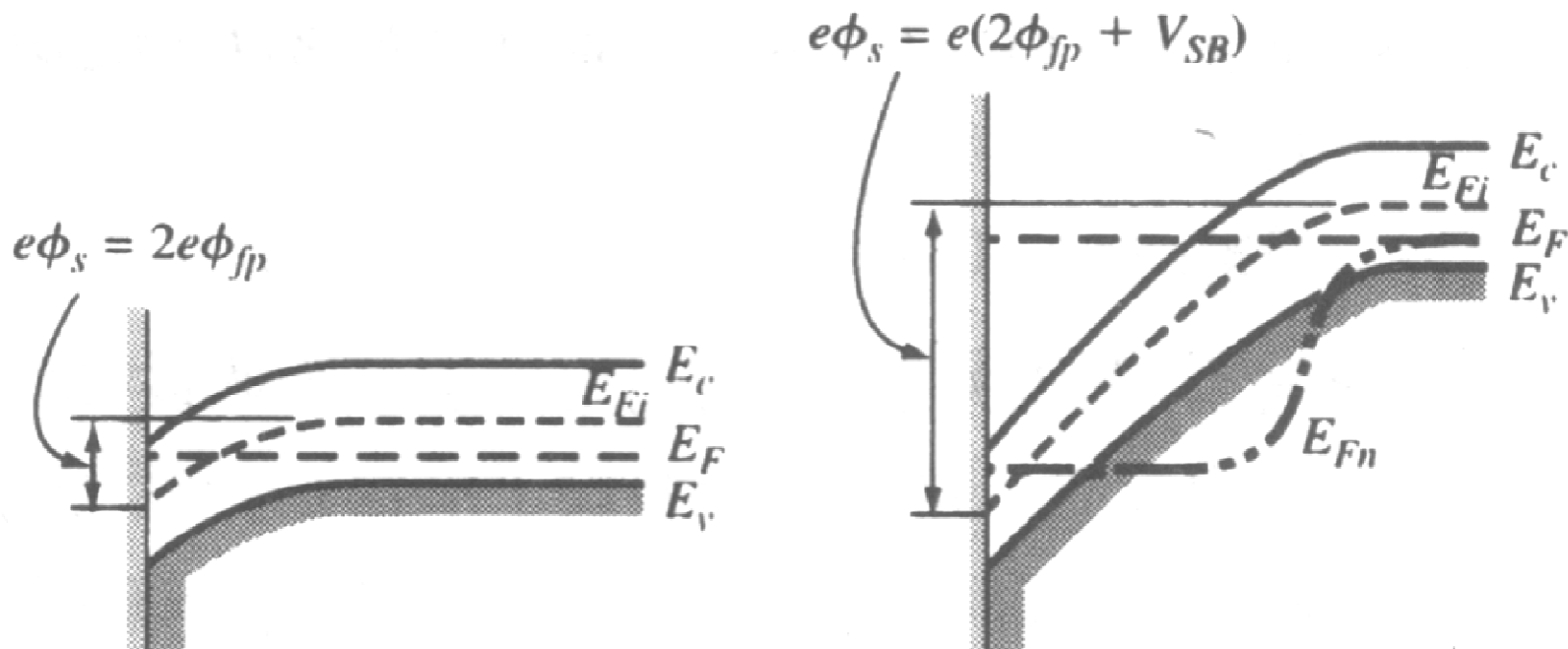
$$E_{Fn} = E_F - eV_{SB}$$

$$\phi_s = 2\phi_{fp} + V_{SB}$$

$$Q'_{SD(max)} = -\sqrt{2e\epsilon_s N_a (2\phi_{fp} + V_{SB})}$$

1.3 MOSFET原理

底偏置效应(3)



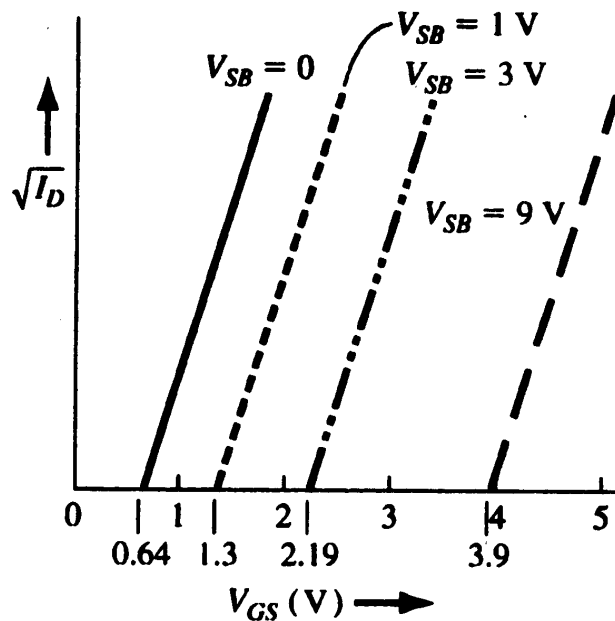
- 反型层电子势能比源端电子势能高→电子更容易从反型层流到源区
→达到反型所需的电子浓度需更高的栅压
- 反型层-衬底之间的电势差更大→表面耗尽层更宽、电荷更多→同样栅压下反型层电荷更少
- 表面费米能级更低→要达到强反型条件需要更大的表面势

1.3 MOSFET原理

底偏置效应(4)

$$\Delta Q'_{SD} = -\sqrt{2e\epsilon_s N_a} [\sqrt{2\phi_{fp} + V_{SB}} - \sqrt{2\phi_{fp}}] \rightarrow \text{负的耗尽层电荷更多}$$

$$\Delta V_T = -\frac{\Delta Q'_{SD}}{C_{ox}} = \frac{\sqrt{2e\epsilon_s N_a}}{C_{ox}} [\sqrt{2\phi_{fp} + V_{SB}} - \sqrt{2\phi_{fp}}]$$

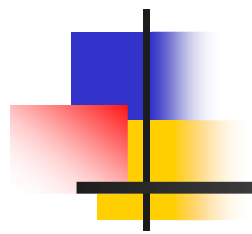


需更大的正栅压才能反型，且 V_{SB} 越大， V_T 越大



小节内容

- 衬底偏置效应
 - P阱更负，n管阈值上升
 - N衬底更正，p管阈值更负
 - 此种类型偏置经常做模拟用途



END
